



- 1 Inhalt, Impressum
- 2 Median-Filter
- 4 SC-Filter als S&H
- 5 Median + Kammfilter
- 6 Komprimierte Koeffizienten
- 7 LFSR aus Daten erzeugen
- 9 Noch mehr CRCs
- 11 Nachtrag CICs
- 12 Biquads
- 14 Pegelwandler
- 15 Attitude Control Saturn V
- 18 Nachtrag 1pol IIR
- 19 GP32 emuliert QY4
- 20 Prüfgerät mit GP32
- 21 Analoges PID
- 23 Histogramm-Rechner

READ . ME

Überquellende Schublade
ausgeräumt aber wieder vergessen
Reed-Solomon fertig zu machen.

Die Listings sind in
nanoFORTH geschrieben. Für die
Konvertierung in andere FORTH-
Varianten sollte man im nanoFORTH-
Manual nachlesen das in der F08-
Version verfügbar ist.

Nichtlineares Glättungsfiler

Ein „sprungfähiges“ Tiefpaßfilter das Kanten nicht verschleift und kurzzeitige Störungen eliminiert. Derartige Signale treten häufig auf (Bild 1).

Ein lineares Filter ist hier ungünstig (Bild 2). Obwohl es gegen normales Rauschen wirksam ist (Bild 3).

Median Filter

Von Tukey in den 70er Jahren publiziert [1] und damals bereits mit linearem Filter kombiniert. Die eindimensionale Variante fand zwar bald praktische Anwendungen [2] [3], aber die zweidimensionale 3x3 Version für Bildverarbeitung ist heute bekannter.

Ähnlich wie bei einem FIR-Filter werden die ankommenden Samples in einer FIFO gespeichert (Bild 4). Z.B. eine Zahlenfolge:

2 3 9 2 4

Diese wird dann der Größe nach sortiert:

2 2 3 4 9

Und der Wert in der Mitte entnommen (Bild 5):

3

Die FIFO hat also vorzugsweise ungerade Länge, hier 5 Taps.

Offensichtlich würden die Ausreißer (Bild 2) am linken und rechten Rand der sortierten Tabelle

Bild 4: Blockschaltbild Medianfilter

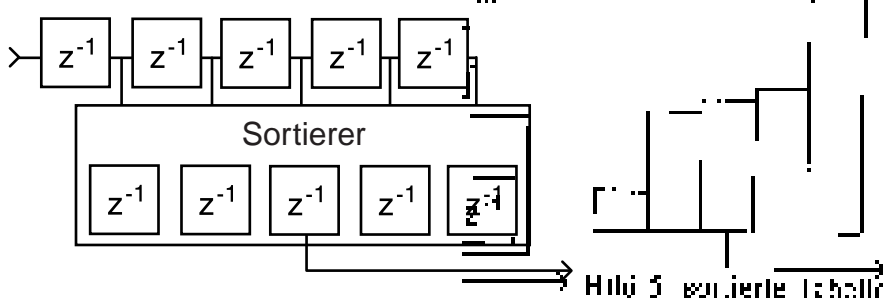


Bild 1: Beispiel Sprung

Werte	Beispiel Sprung
4	2
3	3
2	4
1	5

liegen und werden damit unterdrückt. Bei 5 Taps darf der Spike allerdings nicht größer als 2 Samples sein. Ein Sprung um die Taps (Bild 1) wird zwar verweigert aber nicht verbleibt (Tabelle 1).

Es hängt viel von der Breite des Sprungs ab. Bei Rechteck mit 1000 Samples gegenüber 1000 Samples Länge. Sprung 1000 Samples.

Serienschaltung

Man kombiniert oft mehrere lineare Filter um die Wirkung zu erhöhen (Bild 2). Zusätzlich zu nicht-linearen Filtern.

Für die meisten Median Filter wird eine Kombination beider Filtertypen verwendet. Warum? Lineare

Bild 6: Median 5 Taps Eingangs signal Bild 1

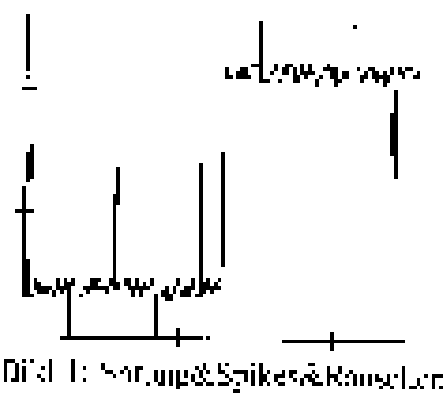
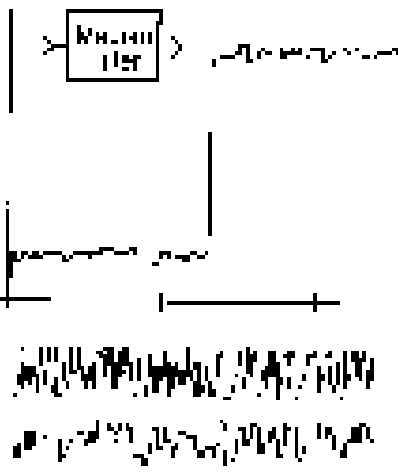


Bild 2: Averaging mit 5 Taps [4] Eingangs signal Bild 1



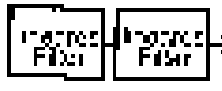
Bild 4: Ausgangssignal 30 Samples

Dies wird oft ein FIR-Filter verwendet. Das hier verwendete ist ein linearer Filter [4], die Gewichte kann man durch die Koeffizienten nur leicht sehr einfach umgekehrt [5]. Damit ist das breitbandigste Verhalten wird gesteuert (Bild 9). Ohne der kurzen Länge zum der Sprung nicht immer von 25.000.

„Twicing“

Dieser eignet für verloggelte Signale (Bild 10) zusammen mit Tukey. Die in der Literatur dafür übliche Beschreibung als „double averaging“ ist also im Thread weil keine weitere Glättung sein. Eine Funktion wie von Tukey möglich (eigentlich), d.h. ein neues Verfahren. Das Median Filter benötigt ja nicht nur die Spikes sondern verschleift auch die restliche

Bild 7: Serienschaltung



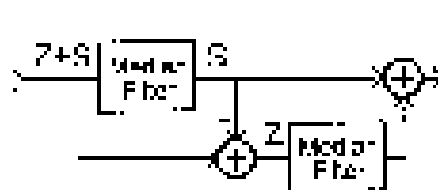


Bild 10: Ausrückung Two-Step

Signal $y[n]$ wird schließlich über ein zweites Filter $M(z)$ geleitet. Dieser Filter soll verschärft werden:

Unter der Annahme, daß das Nulzenpaar z^{-1} durch eine Nullstelle z^{-1} ersetzt wird, wird das erste Filter ein Schätzfunktion $M(z)$ bilden, welche davon z^{-1} entfernt. Das Sinus-Signal wird hochpassgefiltert und sein weiteres Signal eine Tap (Bild 10).

Implementierung Two-Step

Man beachte, erstens daß wegen der Lauflzeit des Filters im anderen Signalweg jeweils eine Verzögerung nötig ist. Insofern ist der Filter zu zwei Tap (Bild 10).

Bei einer anderen Tap am Eingang, so man nicht mehr eine solche Verzögerung nach der Summation ergibt sich Bild 11. Die Verzögerung der Filterungsgänge auf 1-2 Tap.

Bild 11: FIR Two-Step 2 Taps

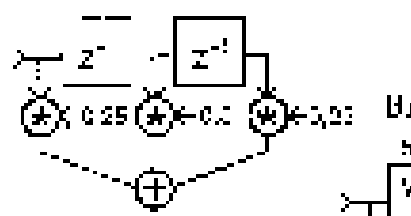


Bild 9: Median Filter

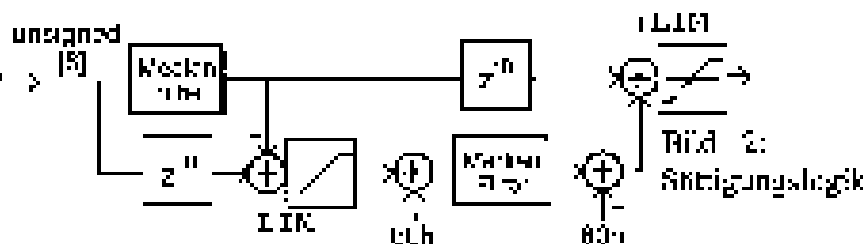
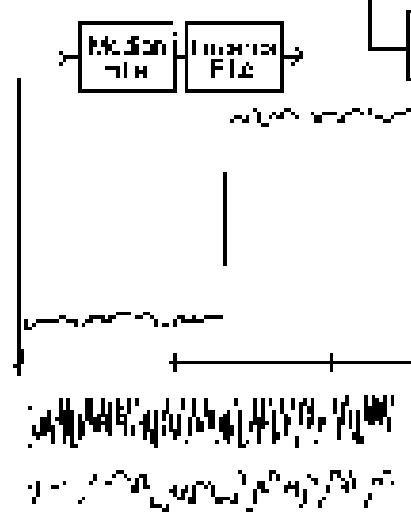


Bild 2: Sättigungslogik

beginnt. Denn muß man das Signal in das Medianfilter wieder verschoben, so verzerrt es sich. Auch bei Addition im Ausgang, so wieder Sättigungslogik nötig (Bild 2).

Die Variante wird typisch zusammen mit dem FIR implementiert (Bild 11) (1) (2).

Flußdiagramme für Implementierung in Bild 11.

Implementierung MEDIAN-Rechenzeit

Teil der ersten median Sample A wird der größte Wert B in der nächsten Zeile gesucht und durch das neue Sample ersetzt (1) (2) (3) (4) (5) (6) (7) (8) (9) (10) (11) (12) (13) (14) (15) (16) (17) (18) (19) (20) (21) (22) (23) (24) (25) (26) (27) (28) (29) (30) (31) (32) (33) (34) (35) (36) (37) (38) (39) (40) (41) (42) (43) (44) (45) (46) (47) (48) (49) (50) (51) (52) (53) (54) (55) (56) (57) (58) (59) (60) (61) (62) (63) (64) (65) (66) (67) (68) (69) (70) (71) (72) (73) (74) (75) (76) (77) (78) (79) (80) (81) (82) (83) (84) (85) (86) (87) (88) (89) (90) (91) (92) (93) (94) (95) (96) (97) (98) (99) (100) (101) (102) (103) (104) (105) (106) (107) (108) (109) (110) (111) (112) (113) (114) (115) (116) (117) (118) (119) (120) (121) (122) (123) (124) (125) (126) (127) (128) (129) (130) (131) (132) (133) (134) (135) (136) (137) (138) (139) (140) (141) (142) (143) (144) (145) (146) (147) (148) (149) (150) (151) (152) (153) (154) (155) (156) (157) (158) (159) (160) (161) (162) (163) (164) (165) (166) (167) (168) (169) (170) (171) (172) (173) (174) (175) (176) (177) (178) (179) (180) (181) (182) (183) (184) (185) (186) (187) (188) (189) (190) (191) (192) (193) (194) (195) (196) (197) (198) (199) (200) (201) (202) (203) (204) (205) (206) (207) (208) (209) (210) (211) (212) (213) (214) (215) (216) (217) (218) (219) (220) (221) (222) (223) (224) (225) (226) (227) (228) (229) (230) (231) (232) (233) (234) (235) (236) (237) (238) (239) (240) (241) (242) (243) (244) (245) (246) (247) (248) (249) (250) (251) (252) (253) (254) (255) (256) (257) (258) (259) (260) (261) (262) (263) (264) (265) (266) (267) (268) (269) (270) (271) (272) (273) (274) (275) (276) (277) (278) (279) (280) (281) (282) (283) (284) (285) (286) (287) (288) (289) (290) (291) (292) (293) (294) (295) (296) (297) (298) (299) (300) (301) (302) (303) (304) (305) (306) (307) (308) (309) (310) (311) (312) (313) (314) (315) (316) (317) (318) (319) (320) (321) (322) (323) (324) (325) (326) (327) (328) (329) (330) (331) (332) (333) (334) (335) (336) (337) (338) (339) (340) (341) (342) (343) (344) (345) (346) (347) (348) (349) (350) (351) (352) (353) (354) (355) (356) (357) (358) (359) (360) (361) (362) (363) (364) (365) (366) (367) (368) (369) (370) (371) (372) (373) (374) (375) (376) (377) (378) (379) (380) (381) (382) (383) (384) (385) (386) (387) (388) (389) (390) (391) (392) (393) (394) (395) (396) (397) (398) (399) (400) (401) (402) (403) (404) (405) (406) (407) (408) (409) (410) (411) (412) (413) (414) (415) (416) (417) (418) (419) (420) (421) (422) (423) (424) (425) (426) (427) (428) (429) (430) (431) (432) (433) (434) (435) (436) (437) (438) (439) (440) (441) (442) (443) (444) (445) (446) (447) (448) (449) (450) (451) (452) (453) (454) (455) (456) (457) (458) (459) (460) (461) (462) (463) (464) (465) (466) (467) (468) (469) (470) (471) (472) (473) (474) (475) (476) (477) (478) (479) (480) (481) (482) (483) (484) (485) (486) (487) (488) (489) (490) (491) (492) (493) (494) (495) (496) (497) (498) (499) (500) (501) (502) (503) (504) (505) (506) (507) (508) (509) (510) (511) (512) (513) (514) (515) (516) (517) (518) (519) (520) (521) (522) (523) (524) (525) (526) (527) (528) (529) (530) (531) (532) (533) (534) (535) (536) (537) (538) (539) (540) (541) (542) (543) (544) (545) (546) (547) (548) (549) (550) (551) (552) (553) (554) (555) (556) (557) (558) (559) (560) (561) (562) (563) (564) (565) (566) (567) (568) (569) (570) (571) (572) (573) (574) (575) (576) (577) (578) (579) (580) (581) (582) (583) (584) (585) (586) (587) (588) (589) (590) (591) (592) (593) (594) (595) (596) (597) (598) (599) (600) (601) (602) (603) (604) (605) (606) (607) (608) (609) (610) (611) (612) (613) (614) (615) (616) (617) (618) (619) (620) (621) (622) (623) (624) (625) (626) (627) (628) (629) (630) (631) (632) (633) (634) (635) (636) (637) (638) (639) (640) (641) (642) (643) (644) (645) (646) (647) (648) (649) (650) (651) (652) (653) (654) (655) (656) (657) (658) (659) (660) (661) (662) (663) (664) (665) (666) (667) (668) (669) (670) (671) (672) (673) (674) (675) (676) (677) (678) (679) (680) (681) (682) (683) (684) (685) (686) (687) (688) (689) (690) (691) (692) (693) (694) (695) (696) (697) (698) (699) (700) (701) (702) (703) (704) (705) (706) (707) (708) (709) (710) (711) (712) (713) (714) (715) (716) (717) (718) (719) (720) (721) (722) (723) (724) (725) (726) (727) (728) (729) (730) (731) (732) (733) (734) (735) (736) (737) (738) (739) (740) (741) (742) (743) (744) (745) (746) (747) (748) (749) (750) (751) (752) (753) (754) (755) (756) (757) (758) (759) (760) (761) (762) (763) (764) (765) (766) (767) (768) (769) (770) (771) (772) (773) (774) (775) (776) (777) (778) (779) (780) (781) (782) (783) (784) (785) (786) (787) (788) (789) (790) (791) (792) (793) (794) (795) (796) (797) (798) (799) (800) (801) (802) (803) (804) (805) (806) (807) (808) (809) (810) (811) (812) (813) (814) (815) (816) (817) (818) (819) (820) (821) (822) (823) (824) (825) (826) (827) (828) (829) (830) (831) (832) (833) (834) (835) (836) (837) (838) (839) (840) (841) (842) (843) (844) (845) (846) (847) (848) (849) (850) (851) (852) (853) (854) (855) (856) (857) (858) (859) (860) (861) (862) (863) (864) (865) (866) (867) (868) (869) (870) (871) (872) (873) (874) (875) (876) (877) (878) (879) (880) (881) (882) (883) (884) (885) (886) (887) (888) (889) (890) (891) (892) (893) (894) (895) (896) (897) (898) (899) (900) (901) (902) (903) (904) (905) (906) (907) (908) (909) (910) (911) (912) (913) (914) (915) (916) (917) (918) (919) (920) (921) (922) (923) (924) (925) (926) (927) (928) (929) (930) (931) (932) (933) (934) (935) (936) (937) (938) (939) (940) (941) (942) (943) (944) (945) (946) (947) (948) (949) (950) (951) (952) (953) (954) (955) (956) (957) (958) (959) (960) (961) (962) (963) (964) (965) (966) (967) (968) (969) (970) (971) (972) (973) (974) (975) (976) (977) (978) (979) (980) (981) (982) (983) (984) (985) (986) (987) (988) (989) (990) (991) (992) (993) (994) (995) (996) (997) (998) (999) (1000) (1001) (1002) (1003) (1004) (1005) (1006) (1007) (1008) (1009) (1010) (1011) (1012) (1013) (1014) (1015) (1016) (1017) (1018) (1019) (1020) (1021) (1022) (1023) (1024) (1025) (1026) (1027) (1028) (1029) (1030) (1031) (1032) (1033) (1034) (1035) (1036) (1037) (1038) (1039) (1040) (1041) (1042) (1043) (1044) (1045) (1046) (1047) (1048) (1049) (1050) (1051) (1052) (1053) (1054) (1055) (1056) (1057) (1058) (1059) (1060) (1061) (1062) (1063) (1064) (1065) (1066) (1067) (1068) (1069) (1070) (1071) (1072) (1073) (1074) (1075) (1076) (1077) (1078) (1079) (1080) (1081) (1082) (1083) (1084) (1085) (1086) (1087) (1088) (1089) (1090) (1091) (1092) (1093) (1094) (1095) (1096) (1097) (1098) (1099) (1100) (1101) (1102) (1103) (1104) (1105) (1106) (1107) (1108) (1109) (1110) (1111) (1112) (1113) (1114) (1115) (1116) (1117) (1118) (1119) (1120) (1121) (1122) (1123) (1124) (1125) (1126) (1127) (1128) (1129) (1130) (1131) (1132) (1133) (1134) (1135) (1136) (1137) (1138) (1139) (1140) (1141) (1142) (1143) (1144) (1145) (1146) (1147) (1148) (1149) (1150) (1151) (1152) (1153) (1154) (1155) (1156) (1157) (1158) (1159) (1160) (1161) (1162) (1163) (1164) (1165) (1166) (1167) (1168) (1169) (1170) (1171) (1172) (1173) (1174) (1175) (1176) (1177) (1178) (1179) (1180) (1181) (1182) (1183) (1184) (1185) (1186) (1187) (1188) (1189) (1190) (1191) (1192) (1193) (1194) (1195) (1196) (1197) (1198) (1199) (1200) (1201) (1202) (1203) (1204) (1205) (1206) (1207) (1208) (1209) (1210) (1211) (1212) (1213) (1214) (1215) (1216) (1217) (1218) (1219) (1220) (1221) (1222) (1223) (1224) (1225) (1226) (1227) (1228) (1229) (1230) (1231) (1232) (1233) (1234) (1235) (1236) (1237) (1238) (1239) (1240) (1241) (1242) (1243) (1244) (1245) (1246) (1247) (1248) (1249) (1250) (1251) (1252) (1253) (1254) (1255) (1256) (1257) (1258) (1259) (1260) (1261) (1262) (1263) (1264) (1265) (1266) (1267) (1268) (1269) (1270) (1271) (1272) (1273) (1274) (1275) (1276) (1277) (1278) (1279) (1280) (1281) (1282) (1283) (1284) (1285) (1286) (1287) (1288) (1289) (1290) (1291) (1292) (1293) (1294) (1295) (1296) (1297) (1298) (1299) (1300) (1301) (1302) (1303) (1304) (1305) (1306) (1307) (1308) (1309) (1310) (1311) (1312) (1313) (1314) (1315) (1316) (1317) (1318) (1319) (1320) (1321) (1322) (1323) (1324) (1325) (1326) (1327) (1328) (1329) (1330) (1331) (1332) (1333) (1334) (1335) (1336) (1337) (1338) (1339) (1340) (1341) (1342) (1343) (1344) (1345) (1346) (1347) (1348) (1349) (1350) (1351) (1352) (1353) (1354) (1355) (1356) (1357) (1358) (1359) (1360) (1361) (1362) (1363) (1364) (1365) (1366) (1367) (1368) (1369) (1370) (1371) (1372) (1373) (1374) (1375) (1376) (1377) (1378) (1379) (1380) (1381) (1382) (1383) (1384) (1385) (1386) (1387) (1388) (1389) (1390) (1391) (1392) (1393) (1394) (1395) (1396) (1397) (1398) (1399) (1400) (1401) (1402) (1403) (1404) (1405) (1406) (1407) (1408) (1409) (1410) (1411) (1412) (1413) (1414) (1415) (1416) (1417) (1418) (1419) (1420) (1421) (1422) (1423) (1424) (1425) (1426) (1427) (1428) (1429) (1430) (1431) (1432) (1433) (1434) (1435) (1436) (1437) (1438) (1439) (1440) (1441) (1442) (1443) (1444) (1445) (1446) (1447) (1448) (1449) (1450) (1451) (1452) (1453) (1454) (1455) (1456) (1457) (1458) (1459) (1460) (1461) (1462) (1463) (1464) (1465) (1466) (1467) (1468) (1469) (1470) (1471) (1472) (1473) (1474) (1475) (1476) (1477) (1478) (1479) (1480) (1481) (1482) (1483) (1484) (1485) (1486) (1487) (1488) (1489) (1490) (1491) (1492) (1493) (1494) (1495) (1496) (1497) (1498) (1499) (1500) (1501) (1502) (1503) (1504) (1505) (1506) (1507) (1508) (1509) (1510) (1511) (1512) (1513) (1514) (1515) (1516) (1517) (1518) (1519) (1520) (1521) (1522) (1523) (1524) (1525) (1526) (1527) (1528) (1529) (1530) (1531) (1532) (1533) (1534) (1535) (1536) (1537) (1538) (1539) (1540) (1541) (1542) (1543) (1544) (1545) (1546) (1547) (1548) (1549) (1550) (1551) (1552) (1553) (1554) (1555) (1556) (1557) (1558) (1559) (1560) (1561) (1562) (1563) (1564) (1565) (1566) (1567) (1568) (1569) (1570) (1571) (1572) (1573) (1574) (1575) (1576) (1577) (1578) (1579) (1580) (1581) (1582) (1583) (1584) (1585) (1586) (1587) (1588) (1589) (1590) (1591) (1592) (1593) (1594) (1595) (1596) (1597) (1598) (1599) (1600) (1601) (1602) (1603) (1604) (1605) (1606) (1607) (1608) (1609) (1610) (1611) (1612) (1613) (1614) (1615) (1616) (1617) (1618) (1619) (1620) (1621) (1622) (1623) (1624) (1625) (1626) (1627) (1628) (1629) (1630) (1631) (1632) (1633) (1634) (1635) (1636) (1637) (1638) (1639) (1640) (1641) (1642) (1643) (1644) (1645) (1646) (1647) (1648) (1649) (1650) (1651) (1652) (1653) (1654) (1655) (1656) (1657) (1658) (1659) (1660) (1661) (1662) (1663) (1664) (1665) (1666) (1667) (1668) (1669) (1670) (1671) (1672) (1673) (1674) (1675) (1676) (1677) (1678) (1679) (1680) (1681) (1682) (1683) (1684) (1685) (1686) (1687) (1688) (1689) (1690) (1691) (1692) (1693) (1694) (1695) (1696) (1697) (1698) (1699) (1700) (1701) (1702) (1703) (1704) (1705) (1706) (1707) (1708) (1709) (1710) (1711) (1712) (1713) (1714) (1715) (1716) (1717) (1718) (1719) (1720) (1721) (1722) (1723) (1724) (1725) (1726) (1727) (1728) (1729) (1730) (1731) (1732) (1733) (1734) (1735) (1736) (1737) (1738) (1739) (1740) (1741) (1742) (1743) (1744) (1745) (1746) (1747) (1748) (1749) (1750) (1751) (1752) (1753) (1754) (1755) (1756) (1757) (1758) (1759) (1760) (1761) (1762) (1763) (1764) (1765) (1766) (1767) (1768) (1769) (1770) (1771) (1772) (1773) (1774) (1775) (1776) (1777) (1778) (1779) (1780) (1781) (1782) (1783) (1784) (1785) (1786) (1787) (1788) (1789) (1790) (1791) (1792) (1793) (1794) (1795) (1796) (1797) (1798) (1799) (1800) (1801) (1802) (1803) (1804) (1805) (1806) (1807) (1808) (1809) (1810) (1811) (1812) (1813) (1814) (1815) (1816) (1817) (1818) (1819) (1820) (1821) (1822) (1823) (1824) (1825) (1826) (1827) (1828) (1829) (1830) (1831) (1832) (1833) (1834) (1835) (1836) (1837) (1838) (1839) (1840) (1841) (1842) (1843) (1844) (1845) (1846) (1847) (1848) (1849) (1850) (1851) (1852) (1853) (1854) (1855) (1856) (1857) (1858) (1859) (1860) (1861) (1862) (1863) (1864) (1865) (1866) (1867) (1868) (1869) (1870) (1871) (1872) (1873) (1874) (1875) (1876) (1877) (1878) (1879) (1880) (1881) (1882) (1883) (1884) (1885) (1886) (1887) (1888) (1889) (1890) (1891) (1892) (1893) (1894) (1895) (1896) (1897) (1898) (1899) (1900) (1901) (1902) (1903) (1904) (1905) (1906) (1907) (1908) (1909) (1910) (1911) (1912) (1913) (1914) (1915) (1916) (1917) (1918) (1919) (1920) (1921) (1922) (1923) (1924) (1925) (1926) (1927) (1928) (1929) (1930) (1931) (1932) (1933) (1934) (1935) (1936) (1937) (1938) (1939) (1940) (1941) (1942) (1943) (1944) (1945) (1946) (1947) (1948) (1949) (1950) (1951) (1952) (1953) (1954) (1955) (1956) (1957) (1958) (1959) (1960) (1961) (1962) (1963) (1964) (1965) (1966) (1967) (1968) (1969) (1970) (1971) (1972) (1973) (1974) (1975) (1976) (1977) (1978) (1979) (1980) (1981) (1982) (1983) (1984) (1985) (1986) (1987) (1988) (1989) (1990) (1991) (1992) (1993) (1994) (1995) (1996) (1997) (1998) (1999) (2000) (2001) (2002) (2003) (2004) (2005) (2006) (2007) (2008) (2009) (2010) (2011) (2012) (2013) (2014) (2015) (2016) (2017) (2018) (2019) (2020) (202

1) Theory of Nonlinear & Non-Reciprocal & Microwave Switching Theory
 Konferenz IAS/UTK 1974

2) Pomeroy, Sankar, Reiner
 Applications of the Molecular
 Switching Algorithm to Space
 Processing IEEE ASSP 25
 Dec. 1975

3) Bekker, Schaefer, Digital
 Processing of Speech Signals
 Prentice Hall 1978

4) Smith, D. M. Microcomputers,
 3 and 17) Smith, D. M. Microcomputers
 3 and 17)

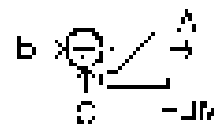
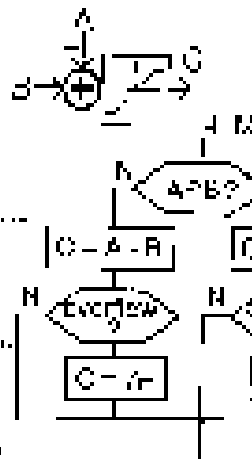
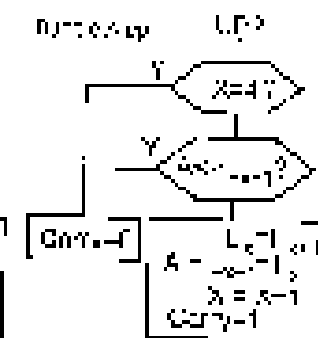
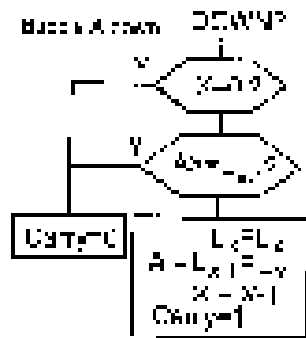
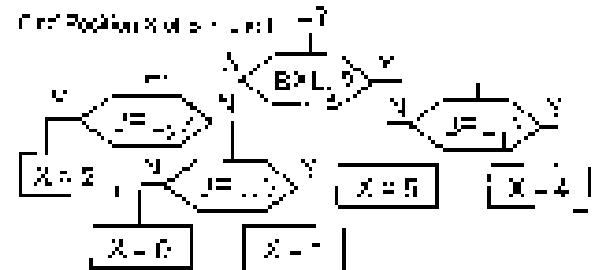
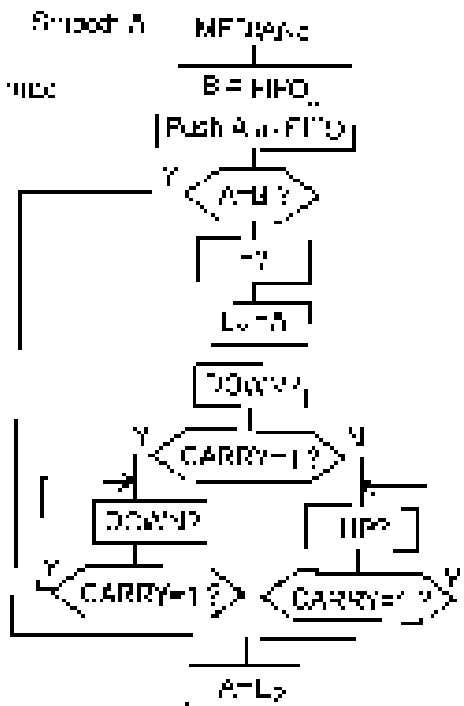


Bild 14:
 Flußdiagramm zur
 Algorithmenlogik

Bild 15:
 Flußdiagramm zur
 MIPOLAN



SC-Filter als Sample & Hold

Will man ein Signal wie Sprache das bis zu 7 kHz Bandbreite hat mit 8 kHz sample benötigt man also sowohl eine S&H als auch ein analoges Filter (Bild 1).

Der AD-Wandler im GP32 Controller arbeitet via successive Approximation über 17 Taktyklen einer 6,5 - 1 MHz Clock, also ca. 23µs, wobei das zugehörige Signal nicht sein Gegenstück der 10µs Filter-Multisample-zeit hat sich da also kaum messbar verbessert. Das



Bild 1: übliche Anwendung

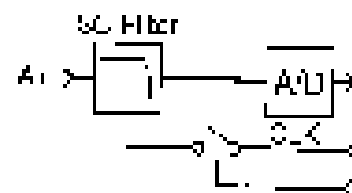


Bild 2: SC-Filter als S&H

schwieriger ist die S&H aufzu-
 stellen, denn SC-Filter sind ungünstig
 wenn die Platte in die S&H wand-
 lung fällt. Wenn man dem Filter des-
 weil ein paar 10µs nicht entzogen

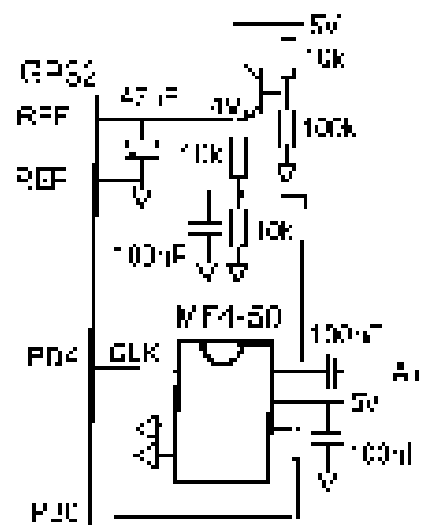


Bild 3: Schaltung

Median + Kammfilter

Es gibt diverse Möglichkeiten Median und konventionelle Filter zu kombinieren.

Hier eine Variante aus [1]. Als Eingangssignal dient ein ver-rauschtes Rechteck mit Periodenlänge 2, 4, 8, 16 Samples (Bild 1). Es wird durch ein 3 Tap (Bild 2) und 5 Tap (Bild 3) Medianfilter wenig veränd-ert.

Ein simples Kammfilter (Bild 4) erledigt die Frequenz $F_s/2$, verschleift aber die übrigen Frequen-zen.

Kombiniert mit Medianfiltern wird ein breiterer Frequenzbereich unterdrückt aber die Flanken bleiben steil.

(Listing MECx.F08)

- [1] Defée, Neuvo „Antialiasing Median Type Filters for Image Decimation and Processing“ Konferenz Eusipco-90
- [2] emb (10) Kammfilter

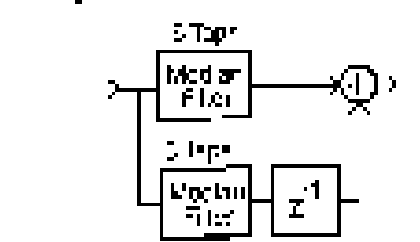
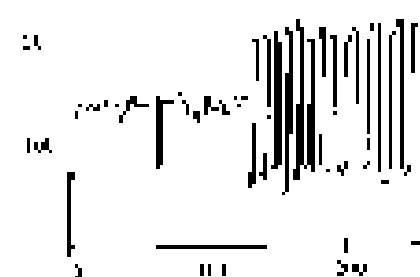
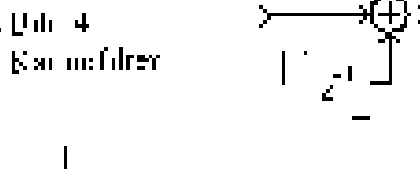
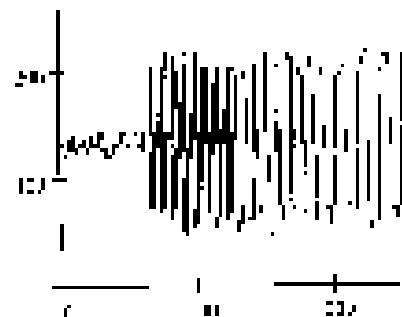


Bild 5: Kammfilter + Median

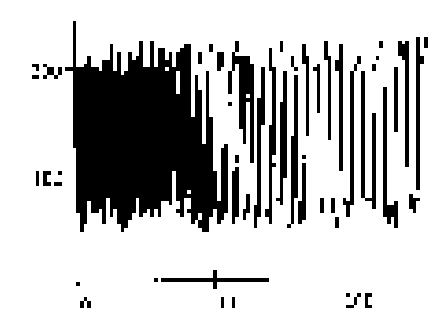


Bild 1: Eingangssignale



Bild 2: Median 3 taps



Bild 3: Median 5 taps

die Funktion einer S&H (Bild 4). Allerdings benötigt das gestoppte Filter zwischen den Zugriffen des A/D-Wandlers genügend lange Pausen daß es wieder in seinen normalen Betrieb einschwingen kann.

Schaltung

Hier wird der schon etwas ältere 4pol Butterworth Tiefpaß MF4 von National Semiconductor verwendet (Bild 3). Da der Ausgang des MF4 auf 0 - 4V begrenzt ist muß man die Referenzspannung des GP32 2 passend absenken.

Bei Variante -50 des ICs ist der Takt das 50fache der Eckfrequenz.



Bild 4: Takt und Signal am A/D

Bild 5: Signal am A/D (unten) und am D/A-Wandler (oben)

Die 100 kHz 100mV Sinus am MF4 per Takt 5 ausgegeben. Der 8 kHz Interrupt Takt der A/D-Wandler am MF4 erzeugt immer 2 µs kein Interrupt stoppt immer 2 µs und startet die A/D-Wandlung. Der folgende Interrupt der A/D-Wandler startet immer 2 µs wieder und

den A/D-Wandler 2 µs nach dem Ende von der 5 µs und nach dem MF4-Wandler ausgegeben (Bild 5)

General Instruments SP0250

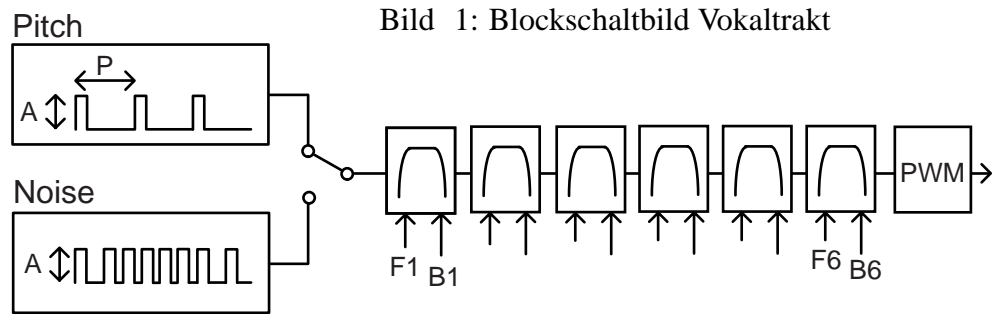


Bild 1: Blockschaltbild Vokaltrakt

In einem späteren Sonderheft sollen „Sprachsynthese-ICs“ als Schwerpunkt behandelt werden. Einige der dort verwendeten Techniken sind aber für

allgemeine Anwendungen auch von Interesse und werden hier deshalb getrennt dargestellt. Das Vokaltraktmodell (Bild 1) des digitalen Formant-ICs besteht

aus Signalquelle für stimmhafte Laute („Pitch“) und einer LFSR-Rauschquelle („Noise“). Sowie dem Vokaltrakt aus All-pole-IIR Filtern.

Komprimierte Koeffizienten

Die verwendeten IIR Filter sind in der Struktur recht kompakt (Bild 2) [1]:

Abgelesen von dem festen Block „F“ der sich als Koeffizientenmatrix darstellen lassen. Rechenwerk des SP0250 ergibt als

Koeffizienten wurden Werte multipliziert mit einer Skalierungsmatrix mit wenigstens 10 Bit. Jedoch ist diese Skalierung nicht linear und die Werte des Sprachsynthese-IC sind nur gerundet hoch. Man hat also eine kleine Distanz (Bild 2, Tabelle 1, Skalierung 1000) Informationen aus die

Tabelle 1: Koeffizienten

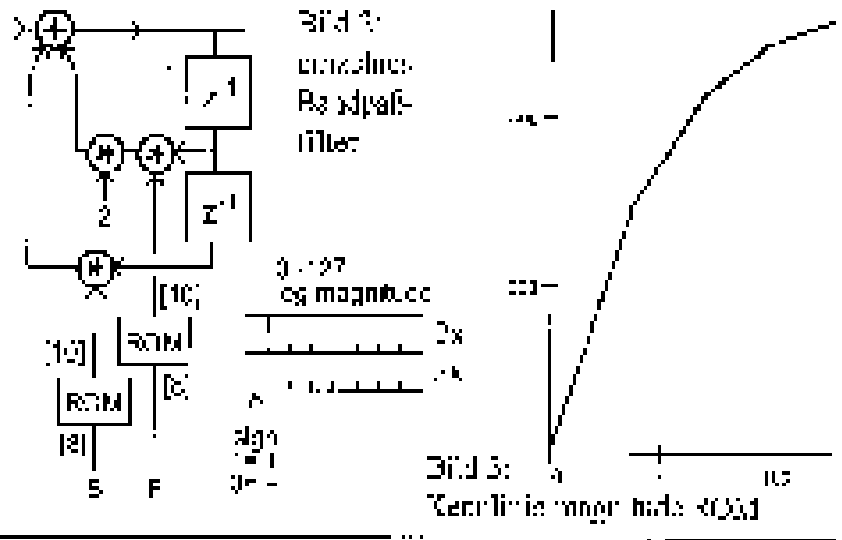
Formant	Freq. (Hz)	Q	Gain	Formant	Freq. (Hz)	Q	Gain
1	30	0	0.000000	14	405	0	0.000000
2	90	0.117215	0.117215	15	409	0	0.000000
3	170	0.117215	0.117215	16	413	0	0.000000
4	250	0.117215	0.117215	17	417	0	0.000000
5	330	0.117215	0.117215	18	421	0	0.000000
6	410	0.117215	0.117215	19	425	0	0.000000
7	490	0.117215	0.117215	20	429	0	0.000000
8	570	0.117215	0.117215	21	433	0	0.000000
9	650	0.117215	0.117215	22	437	0	0.000000
10	730	0.117215	0.117215	23	441	0	0.000000
11	810	0.117215	0.117215	24	445	0	0.000000
12	890	0.117215	0.117215	25	449	0	0.000000
13	970	0.117215	0.117215	26	453	0	0.000000
14	1050	0.117215	0.117215	27	457	0	0.000000
15	1130	0.117215	0.117215	28	461	0	0.000000
16	1210	0.117215	0.117215	29	465	0	0.000000
17	1290	0.117215	0.117215	30	469	0	0.000000
18	1370	0.117215	0.117215	31	473	0	0.000000
19	1450	0.117215	0.117215	32	477	0	0.000000
20	1530	0.117215	0.117215	33	481	0	0.000000
21	1610	0.117215	0.117215	34	485	0	0.000000
22	1690	0.117215	0.117215	35	489	0	0.000000
23	1770	0.117215	0.117215	36	493	0	0.000000
24	1850	0.117215	0.117215	37	497	0	0.000000
25	1930	0.117215	0.117215	38	501	0	0.000000
26	2010	0.117215	0.117215	39	505	0	0.000000
27	2090	0.117215	0.117215	40	509	0	0.000000
28	2170	0.117215	0.117215	41	513	0	0.000000
29	2250	0.117215	0.117215	42	517	0	0.000000
30	2330	0.117215	0.117215	43	521	0	0.000000
31	2410	0.117215	0.117215	44	525	0	0.000000
32	2490	0.117215	0.117215	45	529	0	0.000000
33	2570	0.117215	0.117215	46	533	0	0.000000
34	2650	0.117215	0.117215	47	537	0	0.000000
35	2730	0.117215	0.117215	48	541	0	0.000000
36	2810	0.117215	0.117215	49	545	0	0.000000
37	2890	0.117215	0.117215	50	549	0	0.000000
38	2970	0.117215	0.117215	51	553	0	0.000000
39	3050	0.117215	0.117215	52	557	0	0.000000
40	3130	0.117215	0.117215	53	561	0	0.000000
41	3210	0.117215	0.117215	54	565	0	0.000000
42	3290	0.117215	0.117215	55	569	0	0.000000
43	3370	0.117215	0.117215	56	573	0	0.000000
44	3450	0.117215	0.117215	57	577	0	0.000000
45	3530	0.117215	0.117215	58	581	0	0.000000
46	3610	0.117215	0.117215	59	585	0	0.000000
47	3690	0.117215	0.117215	60	589	0	0.000000
48	3770	0.117215	0.117215	61	593	0	0.000000
49	3850	0.117215	0.117215	62	597	0	0.000000
50	3930	0.117215	0.117215	63	601	0	0.000000
51	4010	0.117215	0.117215	64	605	0	0.000000
52	4090	0.117215	0.117215	65	609	0	0.000000
53	4170	0.117215	0.117215	66	613	0	0.000000
54	4250	0.117215	0.117215	67	617	0	0.000000
55	4330	0.117215	0.117215	68	621	0	0.000000
56	4410	0.117215	0.117215	69	625	0	0.000000
57	4490	0.117215	0.117215	70	629	0	0.000000
58	4570	0.117215	0.117215	71	633	0	0.000000
59	4650	0.117215	0.117215	72	637	0	0.000000
60	4730	0.117215	0.117215	73	641	0	0.000000
61	4810	0.117215	0.117215	74	645	0	0.000000
62	4890	0.117215	0.117215	75	649	0	0.000000
63	4970	0.117215	0.117215	76	653	0	0.000000
64	5050	0.117215	0.117215	77	657	0	0.000000
65	5130	0.117215	0.117215	78	661	0	0.000000
66	5210	0.117215	0.117215	79	665	0	0.000000
67	5290	0.117215	0.117215	80	669	0	0.000000
68	5370	0.117215	0.117215	81	673	0	0.000000
69	5450	0.117215	0.117215	82	677	0	0.000000
70	5530	0.117215	0.117215	83	681	0	0.000000
71	5610	0.117215	0.117215	84	685	0	0.000000
72	5690	0.117215	0.117215	85	689	0	0.000000
73	5770	0.117215	0.117215	86	693	0	0.000000
74	5850	0.117215	0.117215	87	697	0	0.000000
75	5930	0.117215	0.117215	88	701	0	0.000000
76	6010	0.117215	0.117215	89	705	0	0.000000
77	6090	0.117215	0.117215	90	709	0	0.000000
78	6170	0.117215	0.117215	91	713	0	0.000000
79	6250	0.117215	0.117215	92	717	0	0.000000
80	6330	0.117215	0.117215	93	721	0	0.000000
81	6410	0.117215	0.117215	94	725	0	0.000000
82	6490	0.117215	0.117215	95	729	0	0.000000
83	6570	0.117215	0.117215	96	733	0	0.000000
84	6650	0.117215	0.117215	97	737	0	0.000000
85	6730	0.117215	0.117215	98	741	0	0.000000
86	6810	0.117215	0.117215	99	745	0	0.000000
87	6890	0.117215	0.117215	100	749	0	0.000000
88	6970	0.117215	0.117215	101	753	0	0.000000
89	7050	0.117215	0.117215	102	757	0	0.000000
90	7130	0.117215	0.117215	103	761	0	0.000000
91	7210	0.117215	0.117215	104	765	0	0.000000
92	7290	0.117215	0.117215	105	769	0	0.000000
93	7370	0.117215	0.117215	106	773	0	0.000000
94	7450	0.117215	0.117215	107	777	0	0.000000
95	7530	0.117215	0.117215	108	781	0	0.000000
96	7610	0.117215	0.117215	109	785	0	0.000000
97	7690	0.117215	0.117215	110	789	0	0.000000
98	7770	0.117215	0.117215	111	793	0	0.000000
99	7850	0.117215	0.117215	112	797	0	0.000000
100	7930	0.117215	0.117215	113	801	0	0.000000
101	8010	0.117215	0.117215	114	805	0	0.000000
102	8090	0.117215	0.117215	115	809	0	0.000000
103	8170	0.117215	0.117215	116	813	0	0.000000
104	8250	0.117215	0.117215	117	817	0	0.000000
105	8330	0.117215	0.117215	118	821	0	0.000000
106	8410	0.117215	0.117215	119	825	0	0.000000
107	8490	0.117215	0.117215	120	829	0	0.000000
108	8570	0.117215	0.117215	121	833	0	0.000000
109	8650	0.117215	0.117215	122	837	0	0.000000
110	8730	0.117215	0.117215	123	841	0	0.000000
111	8810	0.117215	0.117215	124	845	0	0.000000
112	8890	0.117215	0.117215	125	849	0	0.000000
113	8970	0.117215	0.117215	126	853	0	0.000000
114	9050	0.117215	0.117215	127	857	0	0.000000
115	9130	0.117215	0.117215	128	861	0	0.000000
116	9210	0.117215	0.117215	129	865	0	0.000000
117	9290	0.117215	0.117215	130	869	0	0.000000
118	9370	0.117215	0.117215	131	873	0	0.000000
119	9450	0.117215	0.117215	132	877	0	0.000000
120	9530	0.117215	0.117215	133	881	0	0.000000
121	9610	0.117215	0.117215	134	885	0	0.000000
122	9690	0.117215	0.117215	135	889	0	0.000000
123	9770	0.117215	0.117215	136	893	0	0.000000
124	9850	0.117215	0.117215	137	897	0	0.000000
125	9930	0.117215	0.117215	138	901	0	0.000000
126	10010	0.117215	0.117215	139	905	0	0.000000
127	10090	0.117215	0.117215	140	909	0	0.000000

Dynamikkompressor die hohe Auflösung im oberen Bereich nahe „1,0“ ermöglicht aber die Wortlänge auf 8 Bit beschränkt.

Die Technik kann auch für andere adaptive IIR-Filter sein, bei denen man die Koeffizienten nicht hart umschalten will, sondern über eine rampenförmige Tabelle im Speicher ein weiches Umlenden erreichen will. Z.B. also für Regler.

(Listing Tabelle in LOGTAB.F08)

[1] emb (13) 2pol Allpol Filter



LFSR aus Daten erzeugen

Der im SP0250 (Bild 1) verwendete binäre Rauschgenerator war laut einem älteren Patent [1] vermutlich ein 15 Bit LFSR das als Rückkopplung wohl Trinom hatte.

Also vom Typ wie in der Tabelle von Stahnke [2]. Das dort angegebene Polynom ist $x^{15} + x^{14} + 1$.

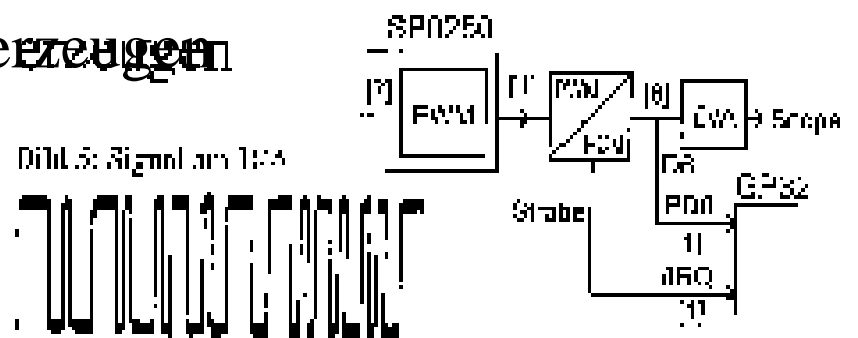
Die Gleichverteilung des LFSR ist als Rauschgenerator hier erstmal ungünstig, da man Normalverteilung benötigt. Die digitalen IIR-Filter des Vokaltrakts wandeln aber auf Normalverteilung um [3], ein LFSR paßt damit.

Soweit die Theorie. Für den Simulator des SP0250 war es aber nützlich das zu verifizieren.

Bits loggen

Man kann die digitalen Filter im IC (Bild 2) abschalten wenn man ihre Koeffizienten auf 00 setzt. Eine Zusatzschaltung die auch gleich ein passendes Taktsignal mitliefert wandelt PWM in normales D/A-Wandler Format so daß man nun Zugriff auf den Bitstrom hat (Bild 4, 5). Mit dem Taktsignal auf den /IRQ-Pin und den Datenbit D6 auf einem Portpin kann der GP32 die Bits sampeln.

In einem 15 Bit LFSR wird die Folge 15x Bit „0“ bekanntlich nicht



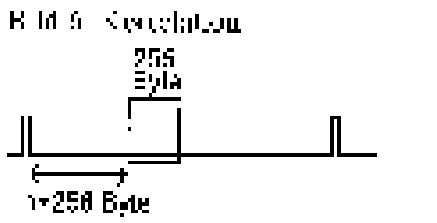
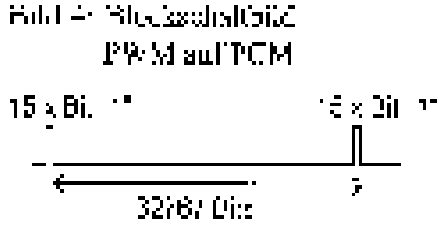
auftreten. Laut gutes Loggen ist jedoch die Folge 15x 0 über einen simulierten 1000 Sekunden mit Software wurde festgestellt: erstens das Datenwort 15x 0 ist nicht die letzte zusammenhängende Binärfolge, die auch aus 15x 0 in einem Abschnitt von 1000 Sekunden (Bild 6).

Wieder kann der Loggen diese 15x 0 nicht finden, im RAM gespeichert weil es nur 256 Bytes verfügbar hat. Würde bekannt geben, daß der Kompressor auf 15x 0 läuft, dann ein Fenster mit 256 Bytes kausch und im ASCII formatieren auf den PC, ergibt das Fenster wird dann 15x 0 sein. Wenn man hochgeschoben (Bild 7), bis sich ein zufälliger Zähler erfüllt hat.

Mit dem Simulator des SP0250 wurde damit der Rauschgenerator originalgetreu verfügbar. Falls man die 15x 0 Speicherüberbrückung verwendet.

Berlekamp-Massey

Wenn es auch abstrakt ist, man verstehen nach wie ein LFSR zu nicht



Man kann dieses aus den Daten rekonstruieren. Ein etwas unfälliger Algorithmus wurde unter anderem Berlekamp in [4] verwendet, behandelt die Bedingungen für die Rückkopplung des LFSR aus binären Daten sind in der FFC-11-manual [5] zu den Loggen über Kryptographie sehr häufig [6] zu finden.

Man kann die 15x 0 Variante Clark, Gammus [7] auf linear mehrdimensional (Integrität [Bild 8]) überschreiben. Die geringfügig aber der gesamte damals nötige

Tabella 1: Dato 1 Del LFSR

$\{1, 2, 3, 4, 5, 6, 7, 8, 9, 10, 11, 12, 13, 14, 15, 16, 17, 18, 19, 20, 21, 22, 23, 24, 25, 26, 27, 28, 29, 30, 31, 32, 33, 34, 35, 36, 37, 38, 39, 40, 41, 42, 43, 44, 45, 46, 47, 48, 49, 50, 51, 52, 53, 54, 55, 56, 57, 58, 59, 60, 61, 62, 63, 64, 65, 66, 67, 68, 69, 70, 71, 72, 73, 74, 75, 76, 77, 78, 79, 80, 81, 82, 83, 84, 85, 86, 87, 88, 89, 90, 91, 92, 93, 94, 95, 96, 97, 98, 99, 100\}$

Tabella 2: Simulazione 5 Bit LFSR

s	Q_4	Q_3	Q_2	Q_1	Q_0	L_i	B_i	U_i
1	1	1	0	0	0	1	1	0
2	1	0	0	0	0	1	0	1
3	1	0	0	0	1	0	0	1
4	1	0	0	1	0	0	1	0
5	1	0	1	0	0	0	1	0
6	1	0	1	0	1	0	0	0
7	1	1	0	0	0	0	1	0
8	1	1	0	0	1	0	0	0
9	1	1	1	0	0	0	0	1
10	1	1	1	0	1	0	0	0
11	1	1	1	1	0	0	0	0
12	1	1	1	1	1	0	0	0
13	0	1	1	1	0	0	1	0
14	0	1	1	1	1	0	0	0
15	0	1	0	1	0	0	1	0
16	0	1	0	1	1	0	0	0
17	0	0	1	1	0	0	1	0
18	0	0	1	1	1	0	0	0
19	0	0	0	1	0	0	1	0
20	0	0	0	1	1	0	0	0
21	0	0	0	0	1	0	0	0
22	0	0	0	0	0	1	0	0
23	0	0	0	0	0	0	1	0
24	0	0	0	0	0	0	0	1
25	0	0	0	0	0	0	0	0
26	0	0	0	0	0	0	0	0
27	0	0	0	0	0	0	0	0
28	0	0	0	0	0	0	0	0
29	0	0	0	0	0	0	0	0
30	0	0	0	0	0	0	0	0
31	0	0	0	0	0	0	0	0
32	0	0	0	0	0	0	0	0
33	0	0	0	0	0	0	0	0
34	0	0	0	0	0	0	0	0
35	0	0	0	0	0	0	0	0
36	0	0	0	0	0	0	0	0
37	0	0	0	0	0	0	0	0
38	0	0	0	0	0	0	0	0
39	0	0	0	0	0	0	0	0
40	0	0	0	0	0	0	0	0
41	0	0	0	0	0	0	0	0
42	0	0	0	0	0	0	0	0
43	0	0	0	0	0	0	0	0
44	0	0	0	0	0	0	0	0
45	0	0	0	0	0	0	0	0
46	0	0	0	0	0	0	0	0
47	0	0	0	0	0	0	0	0
48	0	0	0	0	0	0	0	0
49	0	0	0	0	0	0	0	0
50	0	0	0	0	0	0	0	0
51	0	0	0	0	0	0	0	0
52	0	0	0	0	0	0	0	0
53	0	0	0	0	0	0	0	0
54	0	0	0	0	0	0	0	0
55	0	0	0	0	0	0	0	0
56	0	0	0	0	0	0	0	0
57	0	0	0	0	0	0	0	0
58	0	0	0	0	0	0	0	0
59	0	0	0	0	0	0	0	0
60	0	0	0	0	0	0	0	0
61	0	0	0	0	0	0	0	0
62	0	0	0	0	0	0	0	0
63	0	0	0	0	0	0	0	0
64	0	0	0	0	0	0	0	0
65	0	0	0	0	0	0	0	0
66	0	0	0	0	0	0	0	0
67	0	0	0	0	0	0	0	0
68	0	0	0	0	0	0	0	0
69	0	0	0	0	0	0	0	0
70	0	0	0	0	0	0	0	0
71	0	0	0	0	0	0	0	0
72	0	0	0	0	0	0	0	0
73	0	0	0	0	0	0	0	0
74	0	0	0	0	0	0	0	0
75	0	0	0	0	0	0	0	0
76	0	0	0	0	0	0	0	0
77	0	0	0	0	0	0	0	0
78	0	0	0	0	0	0	0	0
79	0	0	0	0	0	0	0	0
80	0	0	0	0	0	0	0	0
81	0	0	0	0	0	0	0	0
82	0	0	0	0	0	0	0	0
83	0	0	0	0	0	0	0	0
84	0	0	0	0	0	0	0	0
85	0	0	0	0	0	0	0	0
86	0	0	0	0	0	0	0	0
87	0	0	0	0	0	0	0	0
88	0	0	0	0	0	0	0	0
89	0	0	0	0	0	0	0	0
90	0	0	0	0	0	0	0	0
91	0	0	0	0	0	0	0	0
92	0	0	0	0	0	0	0	0
93	0	0	0	0	0	0	0	0
94	0	0	0	0	0	0	0	0
95	0	0	0	0	0	0	0	0
96	0	0	0	0	0	0	0	0
97	0	0	0	0	0	0	0	0
98	0	0	0	0	0	0	0	0
99	0	0	0	0	0	0	0	0
100	0	0	0	0	0	0	0	0

Tabella 3: Axiom Originaldaten

$\{0, 1, 2, 3, 4, 5, 6, 7, 8, 9, 10, 11, 12, 13, 14, 15, 16, 17, 18, 19, 20, 21, 22, 23, 24, 25, 26, 27, 28, 29, 30, 31, 32, 33, 34, 35, 36, 37, 38, 39, 40, 41, 42, 43, 44, 45, 46, 47, 48, 49, 50, 51, 52, 53, 54, 55, 56, 57, 58, 59, 60, 61, 62, 63, 64, 65, 66, 67, 68, 69, 70, 71, 72, 73, 74, 75, 76, 77, 78, 79, 80, 81, 82, 83, 84, 85, 86, 87, 88, 89, 90, 91, 92, 93, 94, 95, 96, 97, 98, 99, 100\}$

Tabella 4: Simulazione Originaldaten

s	Q_4	Q_3	Q_2	Q_1	Q_0	L_i	B_i	U_i
1	1	1	0	0	0	1	1	0
2	1	0	0	0	0	1	0	1
3	1	0	0	0	1	0	0	1
4	1	0	0	1	0	0	1	0
5	1	0	1	0	0	0	1	0
6	1	0	1	0	1	0	0	0
7	1	1	0	0	0	0	1	0
8	1	1	0	0	1	0	0	0
9	1	1	1	0	0	0	0	1
10	1	1	1	0	1	0	0	0
11	1	1	1	1	0	0	0	0
12	1	1	1	1	1	0	0	0
13	0	1	1	1	0	0	1	0
14	0	1	1	1	1	0	0	0
15	0	1	0	1	0	0	1	0
16	0	1	0	1	1	0	0	0
17	0	0	1	1	0	0	1	0
18	0	0	1	1	1	0	0	0
19	0	0	0	1	0	0	1	0
20	0	0	0	1	1	0	0	0
21	0	0	0	0	1	0	0	0
22	0	0	0	0	0	1	0	0
23	0	0	0	0	0	0	1	0
24	0	0	0	0	0	0	0	1
25	0	0	0	0	0	0	0	0
26	0	0	0	0	0	0	0	0
27	0	0	0	0	0	0	0	0
28	0	0	0	0	0	0	0	0
29	0	0	0	0	0	0	0	0
30	0	0	0	0	0	0	0	0
31	0	0	0	0	0	0	0	0
32	0	0	0	0	0	0	0	0
33	0	0	0	0	0	0	0	0
34	0	0	0	0	0	0	0	0
35	0	0	0	0	0	0	0	0
36	0	0	0	0	0	0	0	0
37	0	0	0	0	0	0	0	0
38	0	0	0	0	0	0	0	0
39	0	0	0	0	0	0	0	0
40	0	0	0	0	0	0	0	0
41	0	0	0	0	0	0	0	0
42	0	0	0	0	0	0	0	0
43	0	0	0	0	0	0	0	0
44	0	0	0	0	0	0	0	0
45	0	0	0	0	0	0	0	0
46	0	0	0	0	0	0	0	0
47	0	0	0	0	0	0	0	0
48	0	0	0	0	0	0	0	0
49	0	0	0	0	0	0	0	0
50	0	0	0	0	0	0	0	0
51	0	0	0	0	0	0	0	0
52	0	0	0	0	0	0	0	0
53	0	0	0	0	0	0	0	0
54	0	0	0	0	0	0	0	0
55	0	0	0	0	0	0	0	0
56	0	0	0	0	0	0	0	0
57	0	0	0	0	0	0	0	0
58	0	0	0	0	0	0	0	0
59	0	0	0	0	0	0	0	0
60	0	0	0	0	0	0	0	0
61	0	0	0	0	0	0	0	0
62	0	0	0	0	0	0	0	0
63	0	0	0	0	0	0	0	0
64	0	0	0	0	0	0	0	0
65	0	0	0	0	0	0	0	0
66	0	0	0	0	0	0	0	0
67	0	0	0	0	0	0	0	0
68	0	0	0	0	0	0	0	0
69	0	0	0	0	0	0	0	0
70	0	0	0	0	0	0	0	0
71	0	0	0	0	0	0	0	0
72	0	0	0	0	0	0	0	0
73	0	0	0	0	0	0	0	0
74	0	0	0	0	0	0	0	0
75	0	0	0	0	0	0	0	0
76	0	0	0	0	0	0	0	0
77	0	0	0	0	0	0	0	0
78	0	0	0	0	0	0	0	0
79	0	0	0	0	0	0	0	0
80	0	0	0	0	0	0	0	0
81	0	0	0	0	0	0	0	0
82	0	0	0	0	0	0	0	0
83	0	0	0	0	0	0	0	0
84	0	0	0	0				

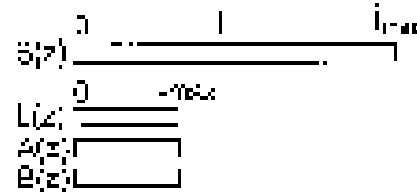
Bild 9: Feld- und Polynomrechner

- * AND-Gate
- + XOR-Gate
- z B(z) 1<SHIFT(B (z))
- z^N*B(z) N<SHIFT(B (z))

Unterbau für Feldrechner und Polynomrechner entfällt, weil für 1 Bit trivial (Bild 9). Die Bits werden hier als 00 und 01 dargestellt, damit man die üblichen AND und XOR Befehle verwenden kann.

Das Schieberegister L(z) und die Zwischenspeicher A(z), B(z) kommen jeweils als 16 Byte Tabellen ins RAM (Bild 10). Wegen der einfacheren Adressierung werden die einzelnen Bits auch hier als Bytes dargestellt. Die Datentabelle S(z) wird im FLASH abgelegt da ihr Inhalt ja unveränderlich ist. Für kurzen Testdatensatz (Tabelle 1) kann man sie auch bequem als Bytes auslegen. Für die echten 4kByte Daten (Tabelle 3) müssen die Bits aber in Bytes gepackt werden und benötigen dann entsprechende Zugriffsroutine.

Tafel 10: Datenstruktur



Tests

Wenn Testdaten nur kurzem 4 Bit LFSR sagt Tabelle 2, es wurde das Polynom richtig bestimmt, allerdings in seiner rezeptions-Modus. Der Datensatz war hier übertrag und entspricht zwei vollständigen Zyklen des LFSR.

Wenn Testdaten eingabe auf ein Komplex mit 16 Bytes ausgepackt und damit die Programm konnte werden. Hier wurde in Tabelle 3 beschriebene Tabelle mit 16 FF Bytes angelegt für Test des LFSR des wahren Polynomrechner.

Der 4 geordnete Komplex mit einem schritt (Tabelle 3) 16 geordnete rezeptions-Modus in S(z) = X¹⁶ + 1 im 16. von 160

x¹⁶ = X¹⁶ + 1 verwendet sein sollte. Im 16. Zyklenmal die B-Edge wird ausgepackt abgepackt.

Referenzen

Für LFSR aus Daten zu rezeptions-Modus und sehr richtig sein. Als ungeschickte sequenze generieren in Erzeugung einer ungeschickten Bitsequenz erzeugt sein für LFSR aber nicht gilt. Der BCH-Algorithmus liefert eine alternative für rezeptions-Modus verfahren.

- [1] US-Patent 4,295,279 "CRC Coding System" von T. G. B. Smith, Technology Corp.
- [2] emb (9) Hashing für RFIDs
- [3] emb (11) Bessere CRCs
- [4] emb (12) Gute Kausalgewinnung
- [5] emb (13) Gute Kausalgewinnung
- [6] Phil Koopman, Chakravarty "Cyclic Redundancy Code Polynomial Selection for Embedded Networks" Int. Conf. on Dependable Systems and Networks DSN-2004
- [7] Monrose, van Oorschot, "Fast and Compact CRC-Free CRC"

Noch mehr CRCs

In [1] ist der Mangel an CRCs mit unüblicher Länge 10 Bit für Hashing akut geworden. Sodaß eigentlich vorgesehen war per Computer geeignete Polynome zu suchen [2]. Jedoch wurde das Thema in [3] recht gründlich behandelt, so daß der Nachdruck der dort gegebenen Tabelle angemessen erscheint. Diese liefert für 4 - 16 Bit jeweils mehrere geeignete Polynome und deckt damit alle üblichen Anwendungen recht gut ab.

- [1] emb (9) Hashing für RFIDs
- [2] emb (11) Bessere CRCs
- [3] Phil Koopman, Chakravarty "Cyclic Redundancy Code (CRC) Polynomial Selection for Embedded Networks" Int. Conf. on Dependable Systems and Networks DSN-2004

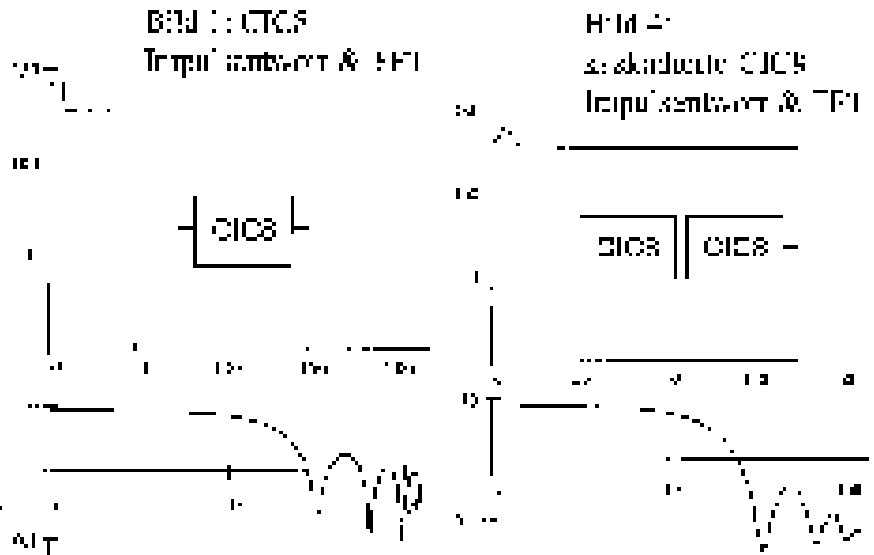
Bit	hex	Polynom	Tabelle 1:	Name
2	3	x^2+x+1	CRC Polynome [3]	
3	5	x^3+x+1		CCITT54
	4	x^3+x^2+x+1		CRC4
4	13	$(x+1)(x^2+x^2+1)$		CRC5
	12	x^4+x^2+1		LSJ
6	2C	$(x+1)(x^2+x^2-x^2-x^2+1)$		BARC6 ET8L
	21	x^6+x+1		CRC6
7	1B	$(x+1)(x^2+x^2+x^2-x^2+1)$		CRC7
	10	x^7+x^2+1		CRC7 Reverse
8	44	$x^8+x^2+x^2+x^2+1$		
	17	$(x+1)(x^2+x^2+1)(x^2-x^2+1)$		
9	66	$(x+1)(x^2+x^2+1)(x^2-x^2+1)$		
	5C	$x^9+x^2+x^2-x^2+1$		BARC9 ET8C
10	97	$(x+1)(x^2+x^2+x^2-x^2+1)$		C2
	98	$(x+1)(x^2+x^2+x^2-x^2-x^2-x^2+1)$		DCRC10
11	E2	$(x+1)(x^2+x^2+x^2-x^2-x^2-x^2+1)$		ATNS
	2D	$(x+1)(x^2+x^2+1)$		TCRC11
12	3F	$x^{12}+x^2+x^2+x^2+1$		
	83	$(x+1)(x^2+x^2+1)(x^2-x^2-x^2-x^2+1)$		CRC12
13	23C	$(x+1)(x^2+x^2+x^2-x^2-x^2-x^2+1)$		
	28B	$(x+1)(x^2+x^2+1)(x^2-x^2-x^2+1)$		
14	14B	$(x+1)(x^2+x^2+x^2-x^2-x^2+1)$		
	07	$x^{14}+x^2+x^2+x^2-x^2-x^2+1$		

Mehr CICs

In [1] wurde schon dargestellt daß man den FIR-Averager als „Cascaded Integrator Comb“ implementieren kann.

Kaskade

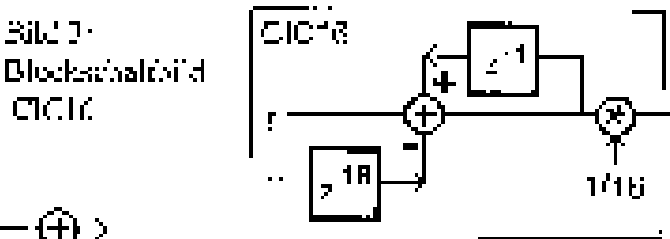
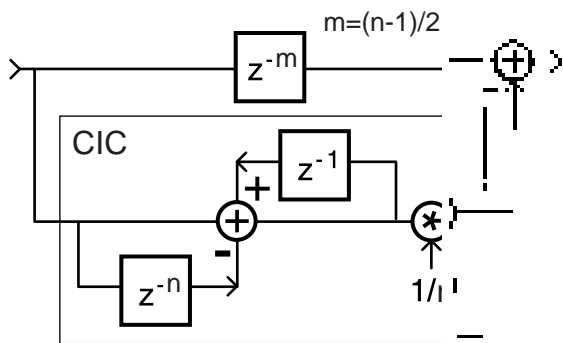
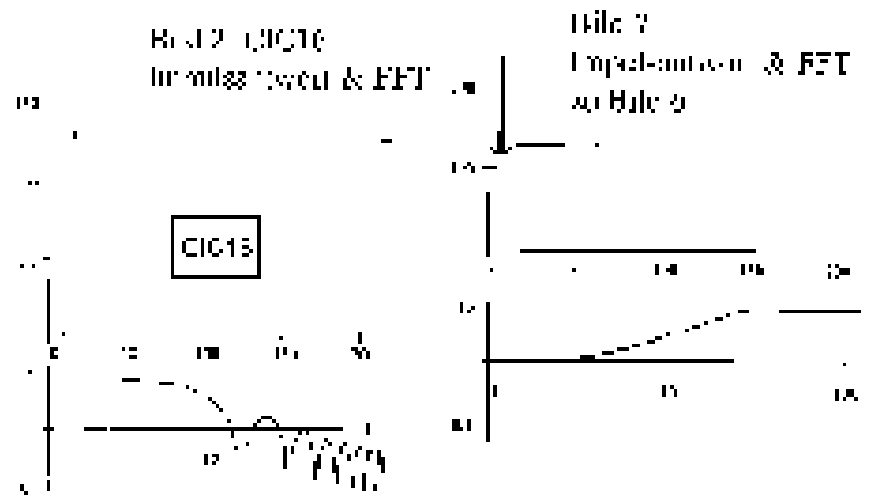
Dabei ist Serienschaltung kürzerer Filter meist sinnvoller als ein langes Filter. Hier implementiert jeweils mit 8 Bit signed mit DC-Offset $80h = „00“$ wie die Daten oft aus A/D-Wandler kommen. Speicherbedarf und Rechenzeit für zwei kaskadierte 8 Tap CICs ist kaum höher als der für einen 16 Tap CIC aber der Frequenzgang ist besser (Bild 1 - 4). Dargestellt ist jeweils die Impulsantwort FF, 80, 80, 80... und daraus die 256 Punkte FFT (Listings CIC1 CIC2).



Hochpaß

Man kann aus dem linearphasigen Tiefpaß durch Differenz und Verzögerung einen Hochpaß realisieren (Bild 5). Die implementierte Variante fand sich in [2] (Bild 6, 7).

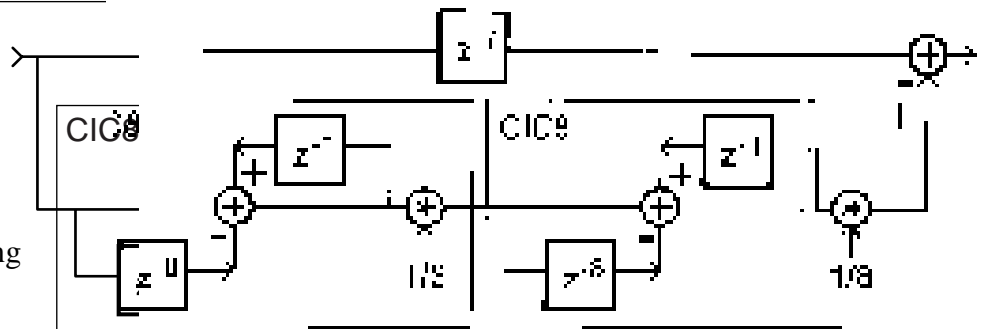
Da der Tiefpaß ja auch abgreifbar ist (Bild 4) hat man somit ein simples „band split filter“ dessen Steilheit aber sehr gering ist. (Listing CICHP.F08)



- [1] Smith, D. „Cascaded Integrator“
- [2] Kuo, S. M. „Cascaded Integrator“

Bild 5: CIC als Hochpaß

Bild 6: Implementierung Hochpaß



Biquads

Die gängige Grundkomponente von IIR-Filtern.

Es gäbe mehrere mögliche Implementierungs-Varianten aber die naheliegenste ist Direktform I [1] (Bild 1). Der daraus abgeleitete Typ II (Bild 2) benötigte weniger Speicher und ist deshalb auf DSPs beliebter. Auf Mikroprozessor ist der Knackpunkt nicht das RAM sondern die Arithmetik. Wegen deren einheitlichen Struktur hier Typ I etwas günstiger.

Biquads treten meist in Serienschaltung auf (Bild 3). Passend umgezeichnet verringert sich das benötigte RAM dann auch für Typ I (Bild 4). Je mehr Stufen, desto geringer der relative Nachteil bezüglich Speicher gegenüber Typ II (Bild 5).

Arithmetik

Die 16 Bit Wortbreite erweitert sich durch die Multiplikation auf 32

bit nach die Multiplikation auf 32

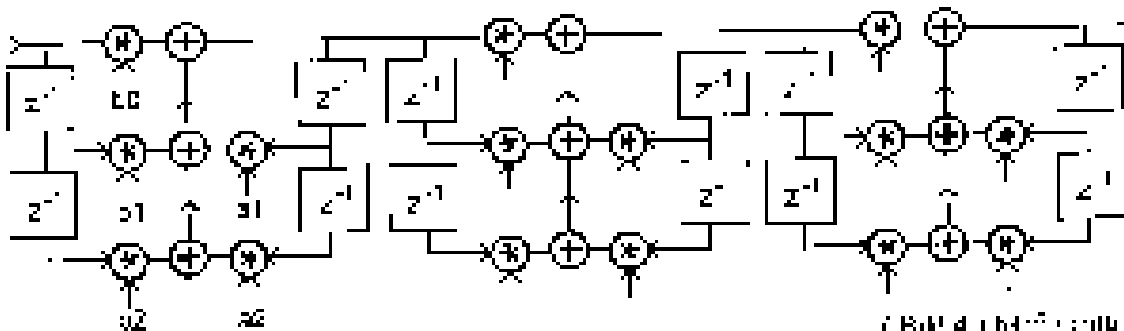


Bild 3:
Typ I
kaskadiert

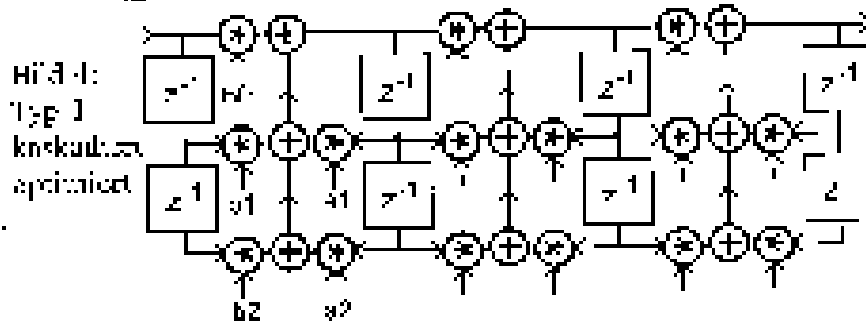


Bild 4:
Typ II
kaskadiert
optimalisiert

(Bild 4) hat die Vorteile, dass die Multiplikation in der ersten Stufe verschoben ist, was zu einer geringeren Verzögerung führt. Dies ist besonders bei hohen Abtastraten vorteilhaft.

MAC

Das ist ein zentraler Baustein in DSPs. Er ermöglicht es, die 16 Bit Daten aus RAM und FLASH geladene Koeffizienten mit den 16 Bit Eingangsdaten zu multiplizieren und die Ergebnisse zu addieren.

Die Multiplikation des Koeffizienten mit der Eingangsdaten führt zu einem 32 Bit Ergebnis, das dann weiterverarbeitet wird.

Bit. Da mehrere Werte summiert werden ist ein Akku mit 40 Bit zweckmässig (Bild 6). Diese Teilschritte werden in einem einheitlichen MAC-Unterprogramm (Bild 8) ausgeführt. Es erhält als Eingabewerte einen X- und Y-Index und holt sich damit die Daten aus Tabellen in RAM und FLASH. Der Y-Index für die Koeffizienten-Tabelle wird linear inkrementiert. Der X-Index für die RAM-Tabelle verändert seinen Startwert dagegen etwas sprunghaft (Bild 10). Beide Tabellen enthalten hier redundante Speicherstellen um den Ablauf zu vereinheitlichen.

Skalierung

Für die Koeffizienten gilt hier: $322767 = „1,0“$. Das genügt aber nicht für „a1“ da dieser oft den Wert 2,0 annehmen kann [2] . Das wurde über Flags im nicht vorhandenen Koeffizienten „a0“ gelöst die einen zusätzlichen ASL-Shift freigeben können.

Bild 1:
Typ I

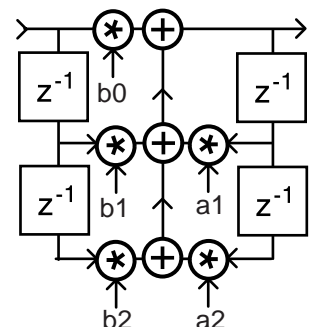
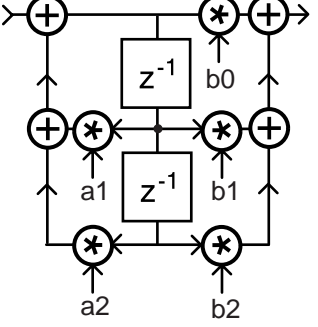


Bild 2:
Typ II



Während der Nenner unflexibel ist, weil „a0“=1,0 fix ist, kann man Zähler die Gesamtverstärkung ändern (Bild 7).

Bei schwachem Ausgangspegel wie er in kaskadierten Biquads

Bild 12: The jw0

b0	1,0000	=> D0	2015
b1	0,1310	=> D1	4421
b2	0,0115	=> D2	2519
b3	1,7440	=> D3	10725
b4	-0,4109	=> D4	-37

$z^2 + 0,131z + 0,0115 = 0$

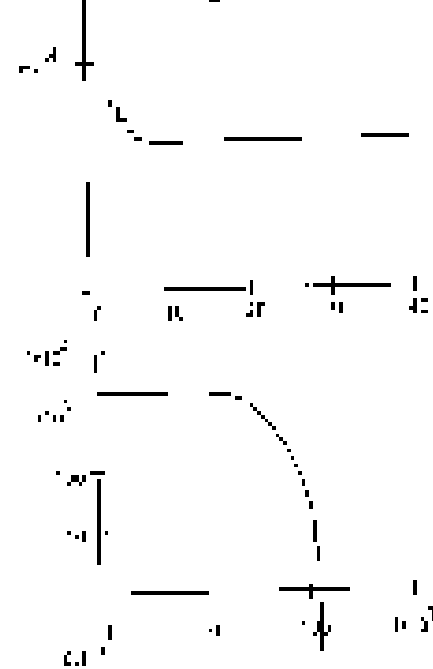


Bild 13: The jw0

b0	1,1000	=> D0	4296
b1	-0,2627	=> D1	-2592
b2	0,1111	=> D2	4296
b3	0,4470	=> D3	24501
b4	-0,7722	=> D4	8519

$z^2 + 0,2627z - 0,1111 = 0$

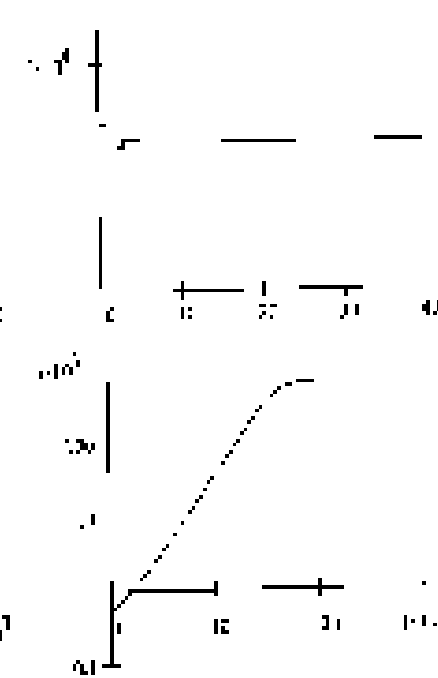


Bild 14: The jw0

b0	0,71	=> D0	328
b1	1,2	=> D1	0
b2	-0,67	=> D2	218
b3	0,5	=> D3	23700
b4	-0,7	=> D4	-12112

$z^2 + 0,71z - 0,67 = 0$



Koeffizienten schrittweise von links nach rechts geschichtete Verlauf zufällig.

Beispiele:

In Bild 12, 13, 14 sind Koeffizienten, Impulsantwort und Amplitudengang von 256 Punkte für die Frequenzgang dargestellt.

Man braucht bei Koeffizientenplan in der Ebene angegeben sind, das sind auf und abwärts verfahren haben können, mit angenommen wird die Rückkopplung regulares Verhalten anstelle in 100% ist.

Die fertige und fertige Implementierung ist 3,3MHz 67% Leistung und Speicher in Tabelle 1 (Lösung Blatt 6)

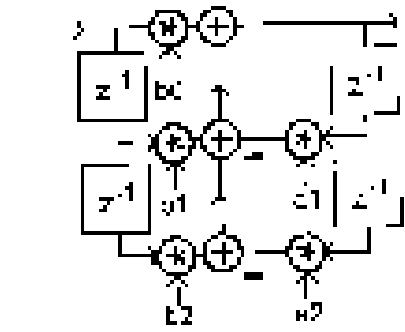


Bild 15: Häufige Variante in Filtern

- [1] nach [1] FR im Übertrag
- [2] eine 1/2 2nd Order Filter
- [3] Steams & Equal Processing Algorithm's Creation Fall 1983

Pegelwandler 3,3V auf 5V

In einfachen Fällen, die bei übermäßige Last und unzureichender Messung ungenügend genügen Spannungsversorgung für keine vermessbar dabei die Geschwindigkeit 100ns bis 1µs liegt in die ersten fünf bis zehn Spannungssteilheit über. Die CMOS-Technologie für Pegelwandler meist bis 100ns bis 1µs. Und High = 0,7V_{max} = 3,7V für Spannungssteilheit (Bild 17) macht man Low = 1,2V und High = 5V oder auch 0,7V Messer so die Grenzweite.

Bild 17: 5V auf 3,3V

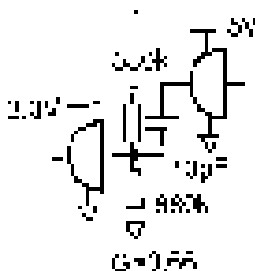
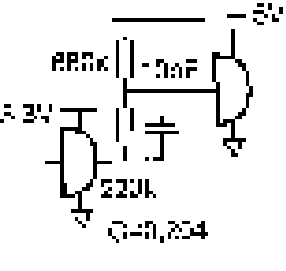


Bild 18: 3,3V auf 5V



Die Geschwindigkeit wird durch die Spannungssteilheit über den 100ns bis 1µs liegen.

Biquads in Reglern

Regler sind eine geeignete Anwendung von digitalen Filtern auf 8 Bit Controllern, da der Frequenzbereich typisch so niedrig ist, daß deren begrenzte Rechenleistung ausreicht.

Der normale PID beruht auf 1pol Filtern. Manche Regler benötigen aber höhere Ordnung. FIR-Filter sind wegen der oft längeren Laufzeit und damit Phasendrehung in Reglern häufig unerwünscht. IIR-Biquads

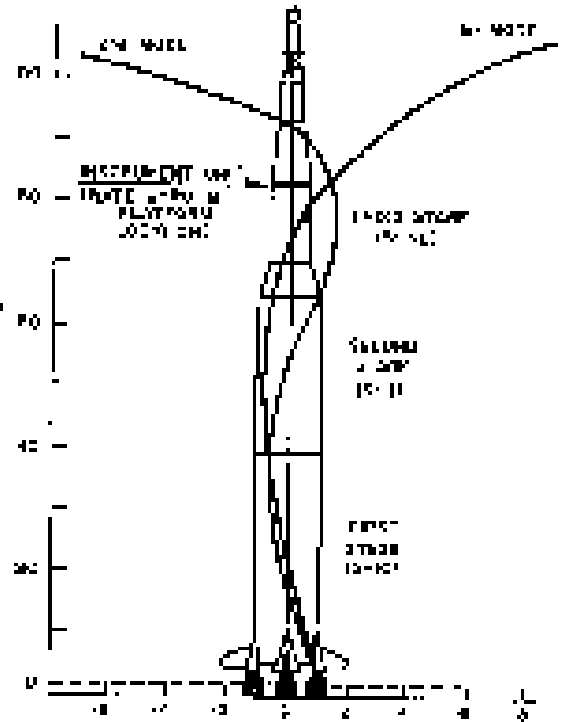
werden oft auch deshalb verwendet weil man sie ziemlich direkt aus analogen Prototypen ableiten kann.

Attitude Control Saturn V

Ein historisches, aber recht anschauliches Beispiel für einen Regler mit aufwendigem Frequenzgang. Das Original wurde analog ausgeführt [1], aber es gab anschließend Pläne für digitale Variante [2].

Der Lageregler (Bild 1) [1] hatte als Aktoren die per Hydraulik schwenkbare Düsen und als Sensoren 1 Kreisel („gyros“). Normalerweise werden die Kreisel mehr in der Mitte eines einstufigen Flugkörpers installiert weil sie dann weniger Störeffekte einfangen (Bild 2)[3]. Da die unteren Stufen aber abgesprengt werden sind hier Steuerung und Sensoren weit oben angebracht (Bild 3). Es war zwar ein digitaler Rechner für Navigation vorhanden. Aber mit dem Lageregler wäre der überfordert gewesen. Der „control computer“ war analog ausgeführt, Kern sind zwei passive RC-Filternetze (Bild 4, 5) gefolgt vom Verstärker mit Gain = 1000. Die Verstärkungen a0, a1 wurden während der Flugzeit durch Umschalten von Widerständen angepaßt (Tabelle 1). Das Lage-signal besteht aus den Komponenten „roll, pitch, yaw“. Die Struktur in Bild 1 ist also dreifach vorhanden. Und wegen „triple redundancy“ für Zuverlässigkeit ist real noch mehr Hardware verbaut.

Bild 3: Saturn V Position Sensoren und mechanische Resonanzen



Die Stabilität des Reglerschleifens ist zu gewährleisten. Die Stabilität des Reglerschleifens ist zu gewährleisten. Die Stabilität des Reglerschleifens ist zu gewährleisten.

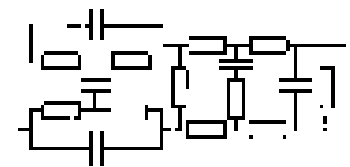


Bild 4: RC-Filter für Roll-, Pitch- und Yaw-Raten

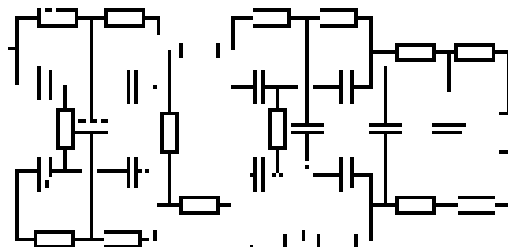
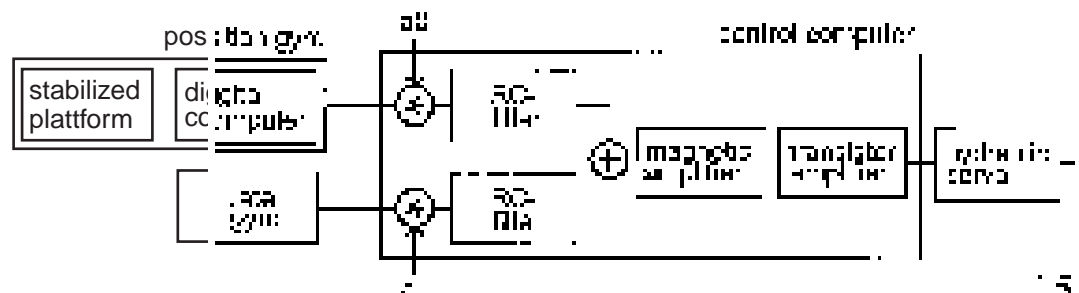


Bild 5: RC-Filter für Roll-, Pitch- und Yaw-Raten

Bild 1: Lageregler Saturn V



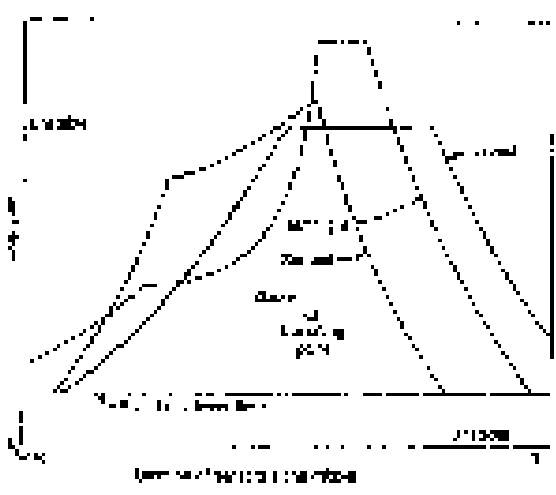


Bild 2: günstige Position für Sensoren

... wenn niedrigere Frequenzen ausschlagen des Trillereffekts im Tank (Tiefenhub) im Tank (Tiefenhub) werden. Synchronie über nicht aufzuheben sind bedingungslose Störungen die meist zu Korrekturen anzuregen werden. Z.B. intern Vibration durch den Motor oder extern Windlasten.

Im Regelbereich für 10 Hz will man eine Verstärkung und auch etwas Frequenzgang. Aber bei den Resonanzfrequenzen ab ca. 10 Hz kann man mehrere Frequenzbereiche Dämpfung. Bei diesen höheren Frequenzen gibt es auch Anforderungen

zunehmend die Phase um die Stabilität des Systems sicherzustellen.

Publ. wird werden in [] nicht die Parameterwerte der letzten werden die Frequenz und Frequenzgänge für die identisch ausgeführten Kanäle prüfen und zwar: Bild 7.4, 7.5 und wurde nicht verifiziert.

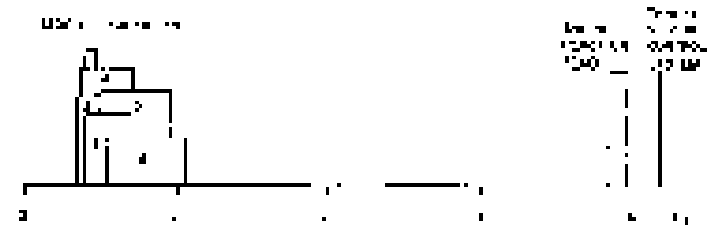
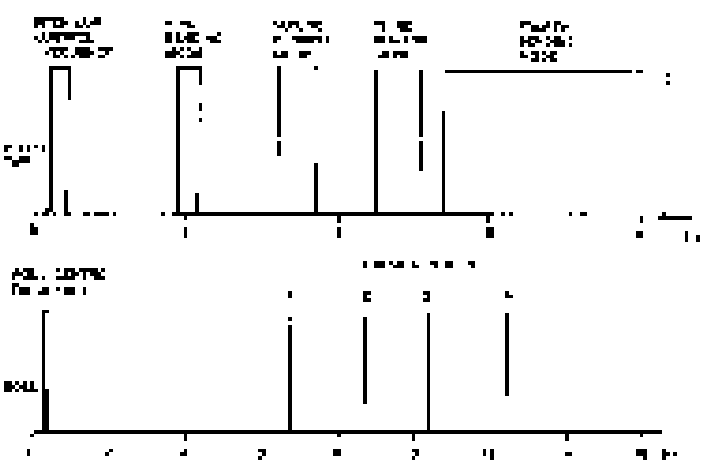


Bild 9: Amplituden- und Stufenfrequenzbereich für Flugzeugsensoren

Tabelle:

Umschaltlinie der Verstärkungen

Frequenz	10	100	1000
0 - 100	0,45	0,49	-
100 - 1000	0,45	0,44	-
1000 - 10000	0,44	0,47	-
10000 - 100000	0,44	1,0	0
100000 - 1000000	0,44	1,1	-
1000000 - 10000000	0,44	1,76	-
10000000 - 100000000	0,44	1,99	-
100000000 - 1000000000	0,44	1,76	-

Bild 7: Formel $\frac{1}{s^2+12s+100}$
 $\frac{1}{s^2+0,47(s+1)} \cdot \frac{1}{s^2+0,01(s+52)}$

Bild 8: Formel $\frac{1}{s^2+13,6s+1000}$
 $\frac{1}{(s+2,5)(s+3,8)(s-12)(s+50)(s+37)}$

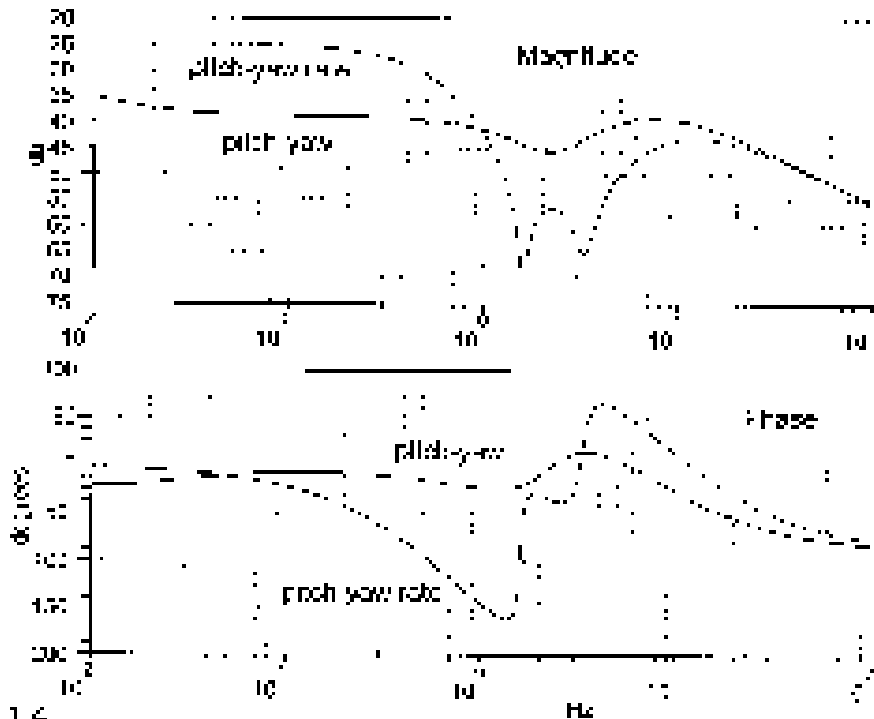


Bild 9: Frequenzgang

- [1] Assessment of Descriptive and Performance of the Saturn Launch Vehicle's Navigation, Guidance and Control System NASA TN 78-2840 (July 1974)
- [2] Assessment System Knowledge - Saturn Launch Vehicle LHM Dec 1968
- [3] Evaluation of the Digital Computer as a Tool for Implementation of Control System Research - Forschung 1972
- [4] Computer Procedures in Flight Control of Space Space Launchers - Zusammenfassung 1972
- [5] Control System Analysis and Design of Space Vehicle Flight Control Systems - Final Report 1970

PC bei Anlogschaltungen zu Brumm-
schleifen. Hier wird deshalb eine
Opto-Kopplervariante verwendet [3].

Manchmal verkraftet das
Target die Stromaufnahme der Leiter-
platte nicht, eine eigene Versorgung
ist nötig. Soweit keine Brumm-
schleifen auftreten ein DC Stecker-

netzteil. Oder in kritischen Fällen ein
Akku. Der Spannungsregler (Bild 5)
kann per Jumper optional zuge-
schaltet oder überbrückt werden.

Durch die Schottkydioden sind beide
Spannungen in jedem Fall mit Tole-
ranz +/-0,3V verbunden. Normalere-
weise folgt der Regler aber genau der

Spannung des Targets. Damit verhin-
dert man die Latchup-Probleme von
zwei unabhängigen Versorgungen.

[1] nanoFORTH Manual

[2] emb (10) S. 7 Baudrate Adapter

[3] emb (11) S. 25 Debugging

[4] emb (11) S. 7 Opto-V24

Prüfgerät mit GP32

Manchmal werden für Einsatz in Service portable, kompakte,
simpl bedienbare Geräte benötigt. Aber nur wenige
Mitarbeiter sollen damit ausgerüstet werden, die Stückzah-
len sind minimal. Herstell- und Entwicklungskosten müssen
entsprechend gering sein.

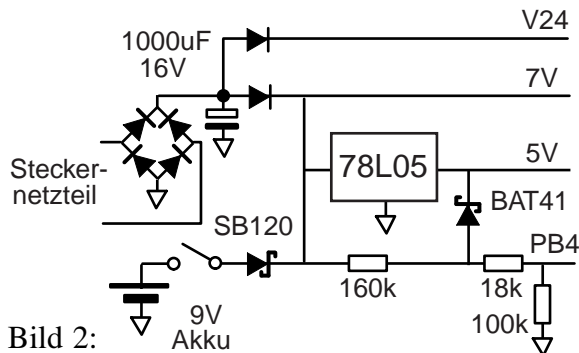


Bild 2:
Schaltung Stromversorgung

Hier wurde die Funktion in
eine einheitliche Hauptplatine und
steckbare Applikationsplatinen
getrennt. Letztere enthalten meist nur
recht einfache Schaltungen für
spezielle Probleme. Auf ihre Darstel-
lung wurde hier verzichtet.

Die Hauptplatine (Bild 1)
enthält einen GP32 in üblicher Be-
schaltung [1] mit V24. Sowie ein
4x20 Zeichen LCD-Display ohne
Hintergrundbeleuchtung. Die Hard-
ware und Treiber aus [2] wurden auf
HC08 portiert. Als Stromversorgung
(Bild 2) ist ein Steckernetzteil
oder ein 9V Akku möglich. Um
dessen Ladezustand nach Reset dem
Benutzer auf dem Display mitteilen
zu können wird die Spannung an PB4

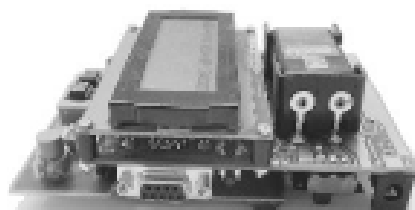


Bild 5: Seitliche Ansicht

per A/D-Wandler digitalisiert.

Auf der Applikationsleiter-
platte wird durch einen Spannungs-
teiler eine Codierung erzeugt die an
PB7 per A/D eingelesen wird (Bild
3). Dadurch kann der Controller
erkennen welche der bis zu 8 Anwen-
dung gesteckt ist und die Software
verzweigt nach Reset passend.

Mechanik

Alle Boards wurden 1-lagig
ausgeführt, was die Erstellung der
Miniserie vereinfachte. Auf Gehäuse
wurde verzichtet (Bild 4). Dadurch
sind die Bedienelemente wie z.B. das
Rändel-Poti für den Kontrast des
Displays (Bild 6) frei zugänglich.
Mangelndes Gehäuse senkt das
Gewicht und das ist für Falltests recht
angenehm.

Um die mechanische Festigkeit
zu verbessern sind die Boards sehr
eng zusammenmontiert (Bild 5).
Die 3 Stecker für die Applikation
wurden entsprechend mit Abstand

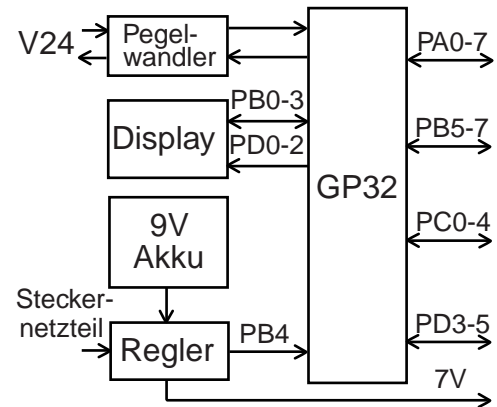


Bild 3:
Codierung

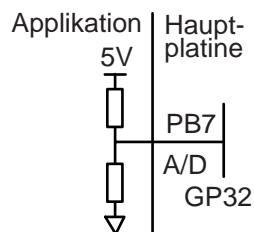


Bild 1: Blockschaltung

Bild 4: Montiert mit
Applikationsschaltung

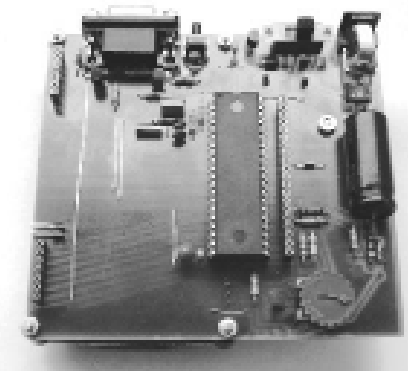


Bild 6: Bestückungsseite

verteilt (Bild 6) und wegen der
hohen Zahl der Kontakte ist das
Board rein durch Stecken sicher
fixiert.

[1] nanoFORTH Manual

[2] emb (1) S. 8 LCD-Display

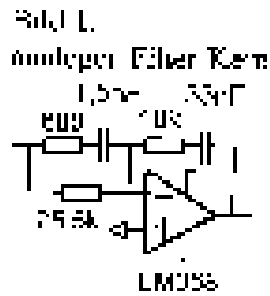
PID-Regler

Bei Modernisierung existierender Geräte sollen manchmal analoge Regler digitalisiert werden. Hier am Beispiel einer simplen Schaltung dargestellt (Bild 1).

Erster Schritt ist die Bestimmung der Parameter, entweder direkt aus der Schaltung oder aus Meßwerten wie Sprungantwort (Bild 2) oder Frequenzgang (Bild 3). Bei gängigen Bauteilen ist es einfach sie in einen Simulator einzugeben und dort diese Meßreihen zu berechnen. Hier wird LTSpice verwendet.

Schaltung

Um Eckwerte der Sprungantwort zu bestimmen genügt aber bei derart einfachen Schaltungen bereits ein Taschenrechner. Ein Sprung auf -1V sorgt dafür daß das Ausgangssignal wie gewohnt positiv ist (Bild 4). Für hohe Frequenzen kann man die Kondensatoren als 0 Ohm annehmen. Damit ergibt sich für die Spannungsspitze des Differenzierers als Näherung 15V (Bild 4a). Da ist aber nicht berücksichtigt, daß die Versorgungsspannung dafür eventuell nicht ausreicht und die slew-rate des OPs begrenzt ist. Nach 3 Zeitkonstanten, also hier etwa 3µsec, ist der Puls weitgehend beendet und die Funktion reduziert sich auf PI-Regler (Bild 4b). Dessen P-Faktor ist 0,39V (Bild 4c), die I-Zeitkonstante 0,84msec. Beide sind im Gegensatz zum D-



Anteil relativ geringe, wenn man sich eine Verzögerung f. Bild 3
 * Strom der beiden Zeitkonstanten, beide
 * in der die die einfache Analyse im
 * Zeitbereich mit Hilfe der Laplace-
 * transformierten. Wegen Symmetrie wird die
 * wenn idealisiert die Einheitswertfö-
 * rung ausgedrückt. Für andere, auch
 * Auslegung sind weitere für die konkrete
 * Parameter. Die Gesamtschaltung
 * wird schon in Simulation mit LTSpice
 * identisch aufgebaut.

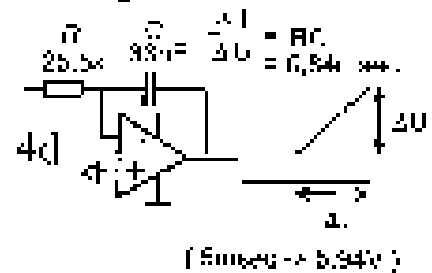
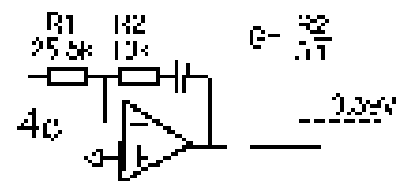
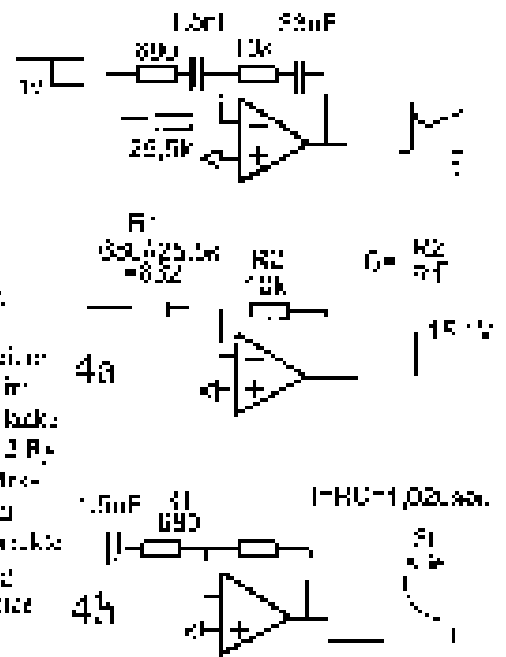
Sprungantwort

Man besorgt sich den Sprung auf -1V Sprung bei Anfangszeit 0.000s konvergieren und falsche Werte liefern. Bei Klappereinstellung von 0.01 besteht dieser Fehler.

Verzögerung ist zwei Mal mit unterschiedlicher Zeitkonstante (Bild 4a) korrigiert die theoretischen Werte. Aus dem letzten Teil (a) und (b) kann man die I-Zeitkonstante mit praktischer Bestimmung (Bild 4c) über Wert für Rp liest aber stets zu hoch.

Differenzierer ist weiterhin relevant. Man kann sich an Handgezeichnet (Bild 4a) oder der Zeitpunkte verwenden um die Amplitude auf falschen Wert abgefallen ist.

Bild 4 vereinfachte Analyse



(Bild 4b) Letztlich funktion nur Schätzgröße, möglich

Man könnte die Messung im Filter auch im Spezialfall von Skop für zweite Schaltung durchführen. Wegen des Integrations jedoch eine genaue Bestimmung nötig die Messung im Filter durch Bild 2 findet (Bild 5).

Bild 2: Sprungantwort

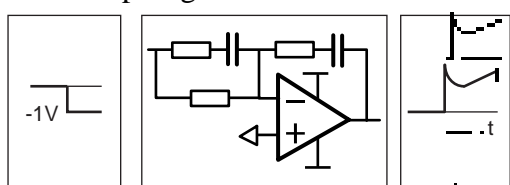


Bild 3: Frequenzgang

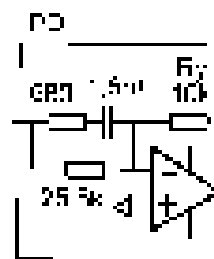
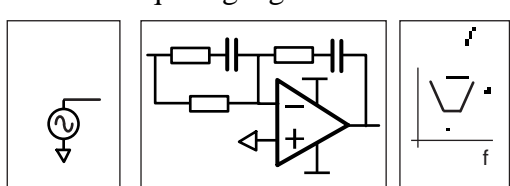


Bild 5
Simplifiziertes
Schaltung

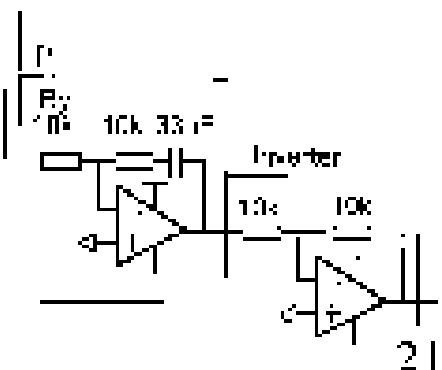
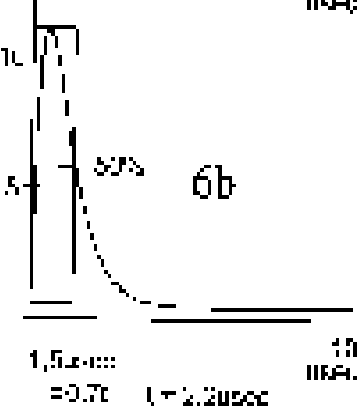
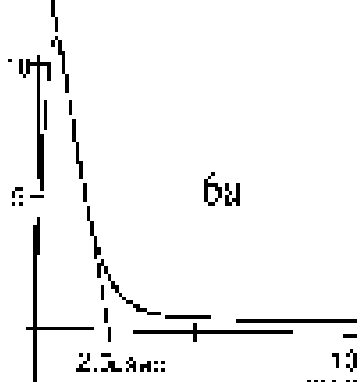
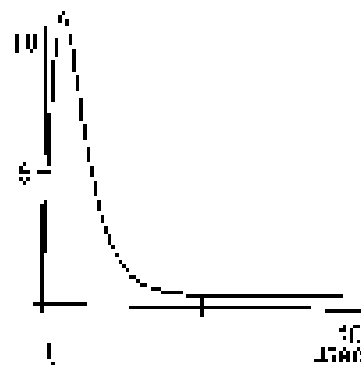


Bild 6: Sprungantwort mit 100µsec
Übersch.



Frequenzgang

Wohlgemerkt für Sinusfrequenz ist mit TSPW problemlos möglich (Bild 9). Das TSPW kann man die 1000 kHz Frequenz des Differenzierers ablesen (Bild 9a). Der Wert für Kp des Pl-Teils findet sich in Bild 9b bis 24 Sekundenbruchteil

Bild 8: Anlaufzeitgeschwindigkeit für Sprung

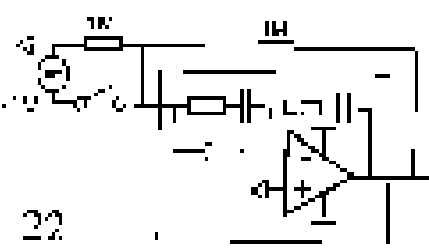
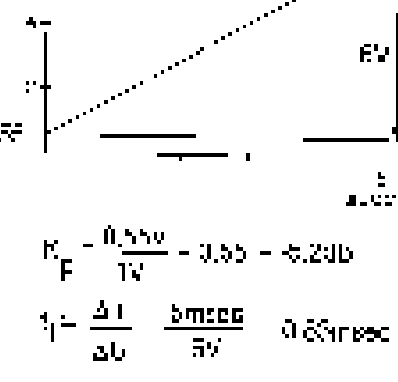
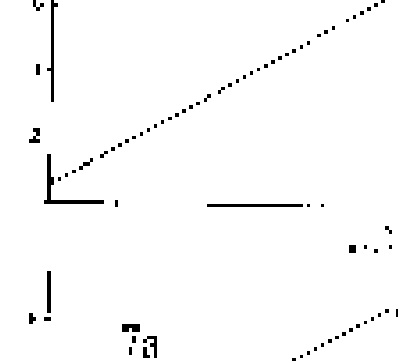


Bild 7: Sprungantwort mit 10µsec
Übersch.



Die Kurve abgeleitete Frequenz des Integrators ist an MIR TSPW ablesbar. Hier allerdings nur näherungsweise (Bild 9a).
Auch hier wird für gute OP-Schaltung wieder 500µsec notwendig (Bild 10). Leckkopplung erfolgt über

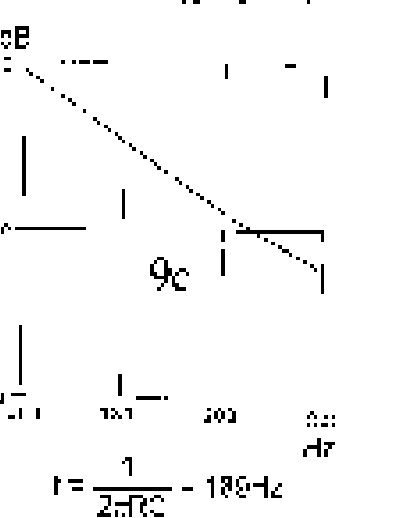
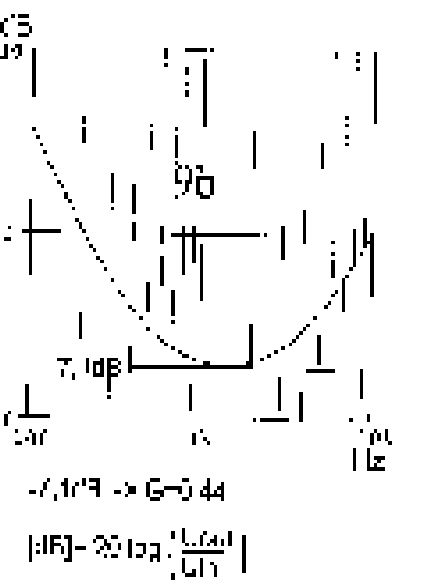
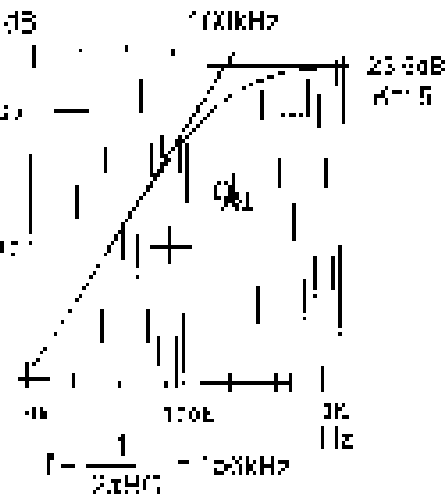
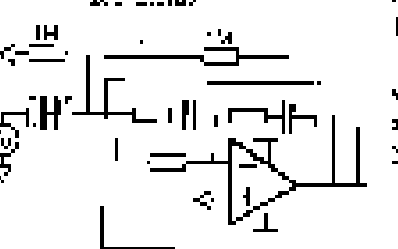


Bild 10: Selbststeuerung für Sprung



Konsequenz von 50µsec ist das diese Parameter kann für 100µsec die beste Maßnahme für eine 100µsec sein.

An dieser Stelle zeigt sich, dass die Selbststeuerung für Sprungantworten die beste Maßnahme ist.

Histogramm-Rechner

Besonders in Zusammenhang mit Rauschsignalen ist es manchmal wünschenswert die Amplitudenverteilung zu überprüfen.

In [1] wurde schon eine Anwendung für solche Daten angesprochen und die typischen Verteilungen dargestellt (Bild 1). Die Funktion wird in der Bildverarbeitung häufig benötigt so daß als „Histogrammer“ bezeichnete ICs für diese Anwendung entwickelt wurden [2].

Hier eine aufwandsarme Lösung für stationäre NF-Signale. Verwendet wird ein schneller 8 Bit A/D-Wandler, GP32 Controller und R2R-Netzwerke als D/A-Wandler (Bild 2). Als ADC empfiehlt sich ein Flash- oder wie hier vorgesehen ein ADC0820 Semi-Flash der ohne Aliasingfilter und S&H verwendbar ist (Bild 3). Nach Start der Wandlung mit fallender Flanke an PD5 liegt innerhalb weniger Mikrosekunden ein Ergebnis vor.

Datenerfassung

Da die Rechenleistung des Controller niedrig ist wird stochastisches Sampling verwendet (Bild 4). Der Timerinterrupt der den A/D-Wandler ausliest wird also nicht mit einem festen Wert sondern einer geeigneten gleichverteilten Zufallszahl nachgeladen. Die Anforderungen an solche Takte ist nicht sehr hoch. Um Rechenzeit zu sparen wird deshalb eine 256 x 16 Bit Tabelle

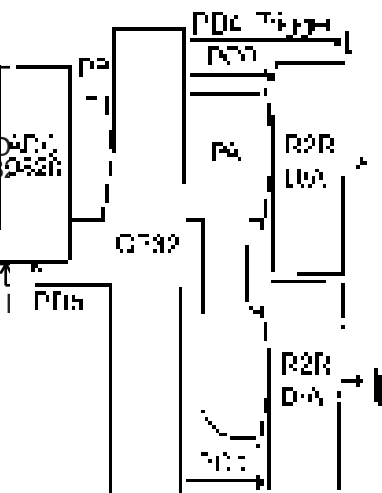
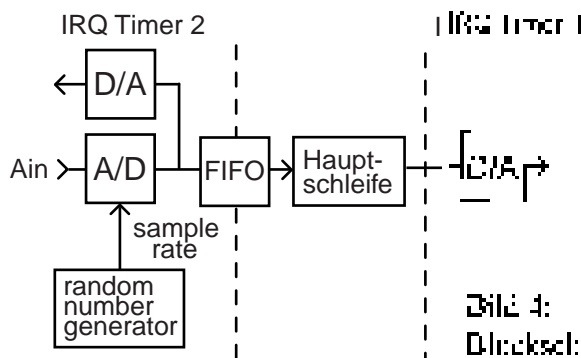


Bild 2: Blockschaltbild Software

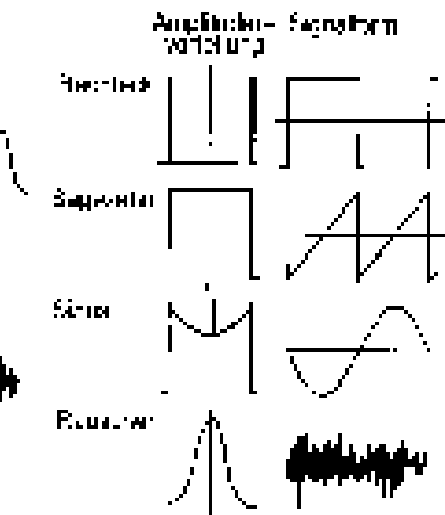
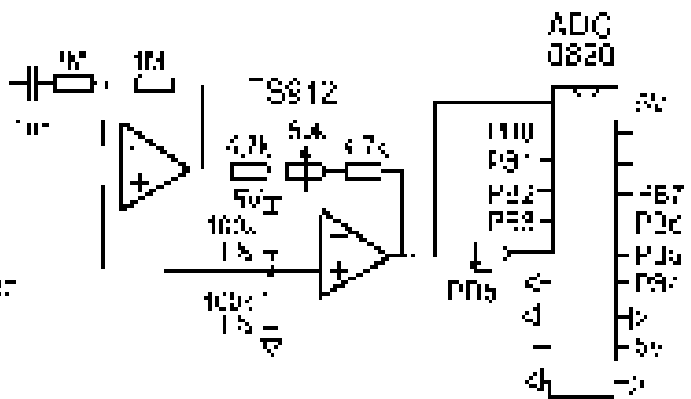


Bild 1: Amplitudenverteilungen

Bild 2: Blockschaltbild Software

Bild 3: A/D-Wandler



von guter Werte kontinuierlich durchlaufen. Das Timing des Datenflusses zum Hauptprogramm ist durch eine 16 Byte LIFO umgesetzt. Nach 1 % Interruptline wendet die Samples über den vorer PD5. Wandler wieder ausgelesen (Bild 2) die ist die Kontrolle der Auslieferung möglich.

zahl an. Geilung im vertolgen kann. Da für A/D-Interupt variable Nutzung und die Hauptschleife auch keine Kontrolle laufen hat aber ei Timer-Interrupt. Lokale Prinzipien und Geschwindigkeit, können möglich, da die Trigger-Signale erzeugt und der Inhalt der Akkumulator zyklisch um Table-Ende regiert.

Datenausgabe

Wünschenswert ist, daß man den Inhalt des Histogramms in File-

Bild 5: Berechnung Histogramm und Amplitudenwert

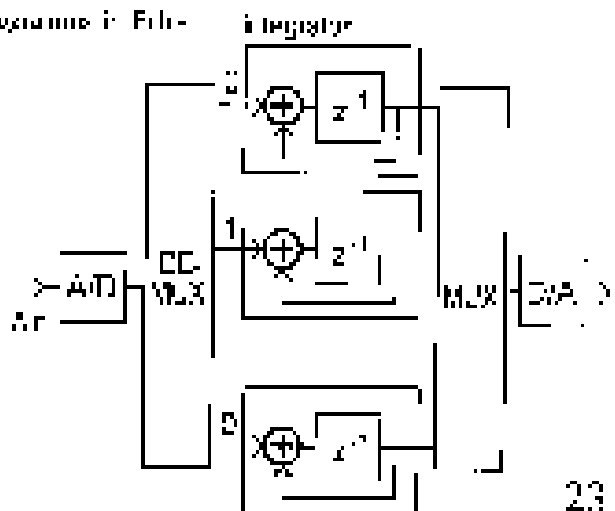


Bild 4: Blockschaltbild Software

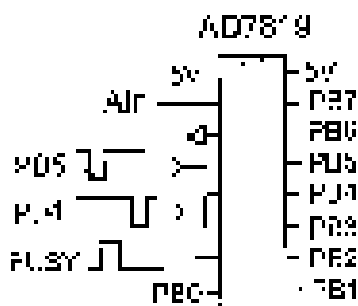


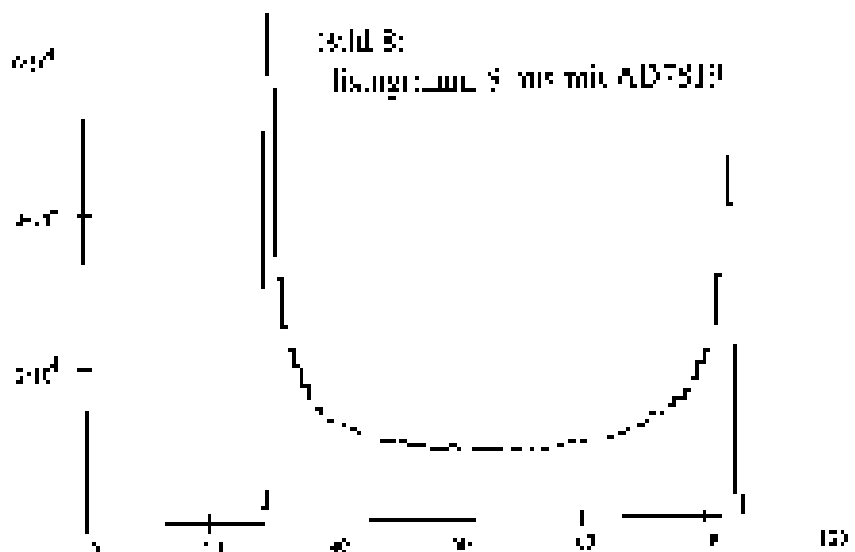
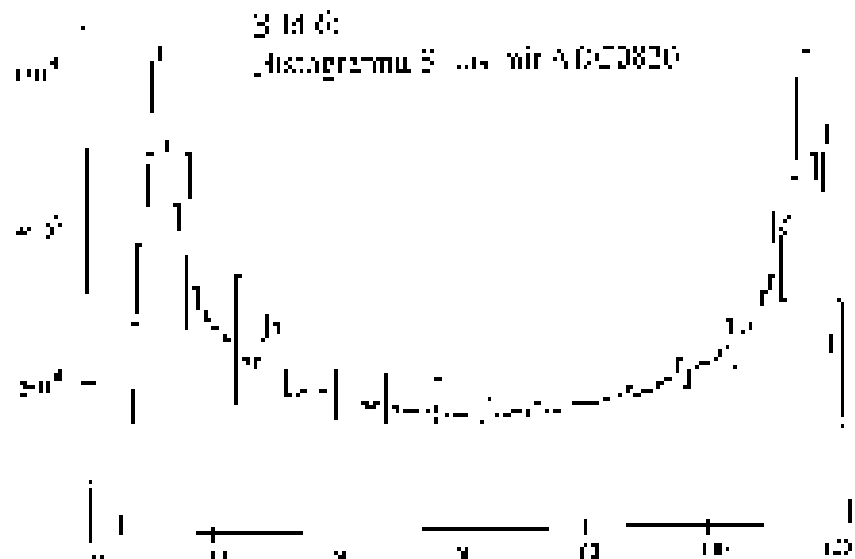
Bild 1: neuer AD-Wandler
Hauptschleife

Die neuen 8- und 10-Bit-Wandler
ist es möglich sind 250 Kiloprogramm
hohe Abtastfrequenzen zu realisieren
(Bild 2). Diese sind nicht unerheblich
mehr, weil es sich um 8- und 10-Bit-Analoga-
wandler sind. Bei Over-Sampling
kann aber ein 12-Bit-Wandler die
Messung besser machen. Diese
Wandler in ASCII-Format abgedruckt,
so daß man sie an TC in ein Steuer-
programm einlesen kann.

Die Integrationszeit ist zwar
abhängig von dem Takt, aber für 20
den Sinus mit 100 Hz ist sie mit 1250
für 8-Bit-Wandler und 2000 für
10-Bit-Wandler. Die 10-Bit-Wandler
mit 1250 Hz (1250 Hz) sind 250 Hz
möglich, bei welcher die Abta-
stung auf 128 Kiloprogramm ab-
sinkt, entsprechend einem 7-Bit-
Wandler mit einer Bandbreite die
Interferenzen mit 100 Hz nicht
deutlich zu hoch. Aber es man die
Abtastfrequenz für ein 10-Bit-Wandler
initialisieren kann, der man im
Ergebn wieder deutlich höhere
Integrationszeit ist fast wählbar.

ADC0820

Jetzt war das erste Meßbe-
ispiel mit der ADC0820 eine Meßbe-
ispiel (Bild 6). Es ist ein 8-Bit-
Eingangsspannung. An den 10-Übergangs-
punkten werden gar nicht so kleine
Kondensatoren angebracht. Das
wird man beobachtet den 0,2 µs
an den Eingangsanschlüssen für einen
Angriff. In normalen Anwendungen
gibt man einen 10-Bit-Wandler
weniglich ausfallen, aber in
Echtzeitanwendungen ist es
nicht möglich, daß das Problem
mit einem 8-Bit-Wandler
technischen Aufwand wird nicht



schwierig ist. Um so bemerkenswert
ist, daß der ADC0820 von diesem
Hersteller gekauft wurde. Aber
trotzdem wohl immer ungenutzte
der gleichen Hersteller, der in
Zwischenzeit bereits besprochen
angesprochen wird.

AD7819

Nachdem etwas herum in 10
100 µs Wandler hergestellt mit 1000
nach sehr 100 Hz und unüberrun-
kliche Packung und Eingang hat.
Man stellt sich zwei mal 1000 Hz
700 Hz und ein 10-Bit-Wandler
die Spikes man findet. Der Sinus
war aber nicht wirklich abge-
lesen.

- [1] Bild 10) Dynamikkompression
- [2] Harris (1504841) Discrepancy
Accounting Fehler 1991
- [3] Bild 15)

