

# embedded

## Voransichts- Version

Für Bezug des Originals  
siehe FAQ auf  
[www.embeddedFORTH.de](http://www.embeddedFORTH.de)



Rafael Deliano  
Steinbergstr.37  
82110 Germering  
Tel 089/8418317

[j\\_r\\_d@t-online.de](mailto:j_r_d@t-online.de)

V1.0 ( pdf ) : 31. Dezember 02  
V1.1 ( pdf ) : 30. April 04  
V1.2 ( pdf ) : 14. Jan 07

- 1 Inhalt, Impressum
- 2 Magnetkarten
- 4 -schreiber
- 7 Durchzugsleser
- 8 Fingerabdrucksensor
- 10 Tintenstrahldrucker
- 11 Nachtrag: LFSR
- 12 FIR mit CCD
- 14 Zyklische Codes: Golay
- 15 Signaturanalyse
- 17 EPROM-Testadapter
- 18 D/A-Wandler

## READ . ME

Mit typisch 44 statt vorher 35 Downloads pro Monat je Heft war auch der Jahresdurchschnitt 2002 recht erfreulich.

Die Fertigstellung dieser Ausgabe hat sich etwas verzögert weil ich mit Portierung von nanoFORTH auf 68HC908GP32 beschäftigt bin.

Vorgesehen in den nächsten Ausgaben sind Beiträge zu Systemidentifikation und Mustererkennung. Sowie Fertigstellung diverser Artikel die schon angekündigt waren. Auch Anregungen von Lesern zu Themen die behandelt werden sollten sind natürlich willkommen.

Die Listings sind in nanoFORTH geschrieben. Für die Konvertierung in andere FORTH-Varianten sollte man im nanoFORTH-Manual GP32 nachlesen ( das ist jetzt wirklich bald verfügbar ).

# Magnetkarten

Nachdem in Heft 6 bereits in Zusammenhang mit Magnetschriften von Eingabesystemen in dieser Technik die Rede war, hier nun die heute noch relevante Anwendung. Trotz der Konkurrenz durch Chipkarten sind Magnetkarten z.B. für Identifizierung von Personen wegen des günstigen Preises der Karte weiterhin von Interesse.

Nach den ersten Geräten in den 60er Jahren, sorgte der 1972 in den USA publizierte Credit Card Standard für breite Anwendung, fallende Kosten und weitgehende Standardisierung.

## Karten

Der Magnetstreifen auf der Karte wird typisch durch einen Lesekopf ähnlich dem in einem Kassettenrecorder abgetastet. Dieser hat maximal 3 Spuren deren mechanische Position (Tabelle 2) nach ISO oder anders durch JIS (Japan) definiert ist. Hierzulande ist nur ISO 7811x (Bild 1) relevant die es auch als DIN / ANSI / IEC und EU-Norm gibt (EN 27811).

Da das bisher übliche magnetische Material der Karten („LoCo“ ca. 300 Oersted) durch Festmagnete irrtümlich vom Anwender gelöscht

Bild 1: Position der Spuren

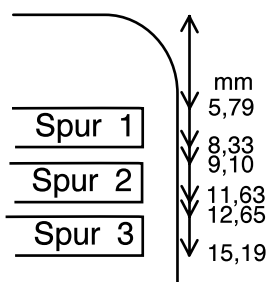


Tabelle 2: ISO Normen

7810	physical
7811-1	recording embossing
7811-2	magnetic stripe
7811-3	embossing chars
7811-4	read-only stripes track 1 & 2
7811-5	read/write stripe track 3
7811-6	physical
7812-1	identification of issuers
	numbering system
7812-2	application
7813	financial transaction cards

werden konnte, wurde der ISO Standard 1995 um sogenannte „HiCo“ Materialien mit 2100, 2750, 3600, 4000 Oe ergänzt. Diese sind unbeabsichtigt nicht mehr so leicht veränderbar. Erhöht aber natürlich die Anforderungen an die Schreibgeräte. Ursprünglich war auch der Lesepegel dieser Karten höher. Da das zu Problemen mit herkömmlichen Lesern führen konnte wurde er aber inzwischen auf alten Normpegel zurückgenommen.

## Standardprotokoll

Die Entwicklung erfolgte ursprünglich durch verschiedene führende Anwender (Tabelle 3) was sich auch in unterschiedlichem Datenformat niederschlägt (Tabelle 4) und Vorlieben in der Belegung erklären (Tabelle 5). Basierend darauf gibt es ein halbwegs einheitliches Fileformat mit Start und Endezeichen und LRC-Prüfsummen. Soweit eine Anwendung ähnliche Anforderungen hat kann man so auf fertige Softwaretreiber zurückgreifen.

Das Format bestimmt auch die Hardware handelsüblicher Leser. Nach Norm werden im Betrieb Spur 1 & 2 nur gelesen. Lediglich Spur 3 ist auch für Schreiben vorgesehen. Speziell zum Rückschreiben von Daten nach Transaktionen bei Geldkarten. Schreiben funktioniert nicht mit Durchzugsleser, sondern nur mit Motorleser. Die sind aufwendig und teuer, Magnetkarten für solche Anwendungen nicht mehr interessant.

Bild 2: F2F-Codierung



Tabelle 3:

Ursprünglicher Anwender
1. BSA (Bank of America)
2. AIA (American International Association)
3. NUB (National Union Bank)

Tabelle 4: typisches Format

Spur	Start	Ende	Prüfsumme
1	00	79	00000000
2	79	99	00000000
3	99	99	00000000

Tabelle 5: Anwendung

Spur	Verwendung
1 & 2	Identifikation
3	Zahlungsbetrag
3	Zahlungsbetrag

## Leitungscode

Als Bifidcode sind zwei eine Frequenzwahl, wenn in der 2. Frequenz die gleiche Wahl ist, ist die 2. Wahl nicht, und umgekehrt die Wahl ist, dann Bifidcode verwendet. Die Code ermöglicht die Fehlererkennung, was bei der Lesung der Karte nicht möglich ist.

## Spurformat

### Spur 1

Die 7 Bit Zeichen stellen ein ASCII-Zeichen nach Tabelle 6 dar, was nicht Zahl oder Buchstabe ist, ist ein Steuerzeichen. Als Steuerzeichen

Tabelle 6: numerische Zeichen

0	0000000
1	0000001
2	0000010
3	0000011
4	0000100
5	0000101
6	0000110
7	0000111
8	0001000
9	0001001
0	0001010
1	0001011
2	0001100
3	0001101
4	0001110
5	0001111
6	0010000
7	0010001
8	0010010
9	0010011
0	0010100
1	0010101
2	0010110
3	0010111
4	0011000
5	0011001
6	0011010
7	0011011
8	0011100
9	0011101
0	0011110
1	0011111

	VRC	BILD 3
0 1 1 0	1	VRC/NUR
1 0 0 0	0	
1 1 1 1	1	
LFO 1 1 1 0	1	

Als Datenblock muß nur das 16. Bit gesetzt sein. Das bedeutet ist 17. Bei unlogischen 17 sind auch bei abweichender 17 ebenfalls zu verwenden.

### Spur 2 & 3

Die 5 Bit Zeichen werden die 15 Spalten nach Tabelle 7. Die gleiche Reihe A - F werden bei Mängelkäse typisch als die ASCII-Werte dargestellt. Die auf 30 folgen. Als Spaltenwert sind die Zahlen 0 bis 9 mit den 10 Spalten. Die 5 Bit Zeichen ist 17.

Allen Spalten gemeinsam ist, daß die Zeichen mit L&B zuerst gesetzt und nach ungerades Parity Bit abgeschlossen werden. Am Beginn der Spur ist ein Marker von 0 Bits zur Synchronisierung enthalten.

Während der Transmission folgt die 160-P-Übersetzung. Sie erfolgt ungefähr bis zu 4 Zeilen. Es sind übliche Korrektur eines fehlerhaften Bit. Bild 3 zeigt die gesamte Diagramm der Aufbau einer VRC/NUR-Sicherung.

### Zukunft

Die Einleitlichkeit hat auch nach dem Anschritt verändert. Einige Änderungen werden die Komplexität nicht. AB Ersatz konventioneller Systeme sind durch

einige ne Angeordnete Schemata. Man trägt aber ein verschlüsselte Berechnung weitergehender Maßnahmen. Insbesondere soll 100 durch 1000. Die Mittel-Gate, was ist werden im 100. Anordnungs von 1000. Die Aufgaben natürlich eine Umstellung der Instruktion. Die Lauf der Anwendung wird nicht er muß. Die Signal zum Signal ist leicht angriffen.

Im 100-Elementarsystem 200. Die die Spannung von 840. Alphanumerisch Zeichen sind im 100. Die die auch auf 1000. Spannung umgekehrt. Das ist die Ladungsverteilung haben nicht nur auch Auswirkung auf die Leuchtweiten. Es ist die Bestimmung, ist die Faktoren durch fehlerungemäß. Code und CRC. Die Voreinstellung ist sicher zu machen.

Tabelle für ALPHA-Zahlen

0 00000	00	0	100000	20	0
0 00001	01	0	100001	21	0
0 00010	02	0	100010	22	0
0 00011	03	0	100011	23	0
0 00100	04	0	100100	24	0
0 00101	05	0	100101	25	0
0 00110	06	0	100110	26	0
0 00111	07	0	100111	27	0
0 01000	08	0	101000	28	0
0 01001	09	0	101001	29	0
0 01010	10	0	101010	30	0
0 01011	11	0	101011	31	0
0 01100	12	0	101100	32	0
0 01101	13	0	101101	33	0
0 01110	14	0	101110	34	0
0 01111	15	0	101111	35	0
0 10000	16	0	110000	36	0
0 10001	17	0	110001	37	0
0 10010	18	0	110010	38	0
0 10011	19	0	110011	39	0
0 10100	20	0	110100	40	0
0 10101	21	0	110101	41	0
0 10110	22	0	110110	42	0
0 10111	23	0	110111	43	0
0 11000	24	0	111000	44	0
0 11001	25	0	111001	45	0
0 11010	26	0	111010	46	0
0 11011	27	0	111011	47	0
0 11100	28	0	111100	48	0
0 11101	29	0	111101	49	0
0 11110	30	0	111110	50	0
0 11111	31	0	111111	51	0

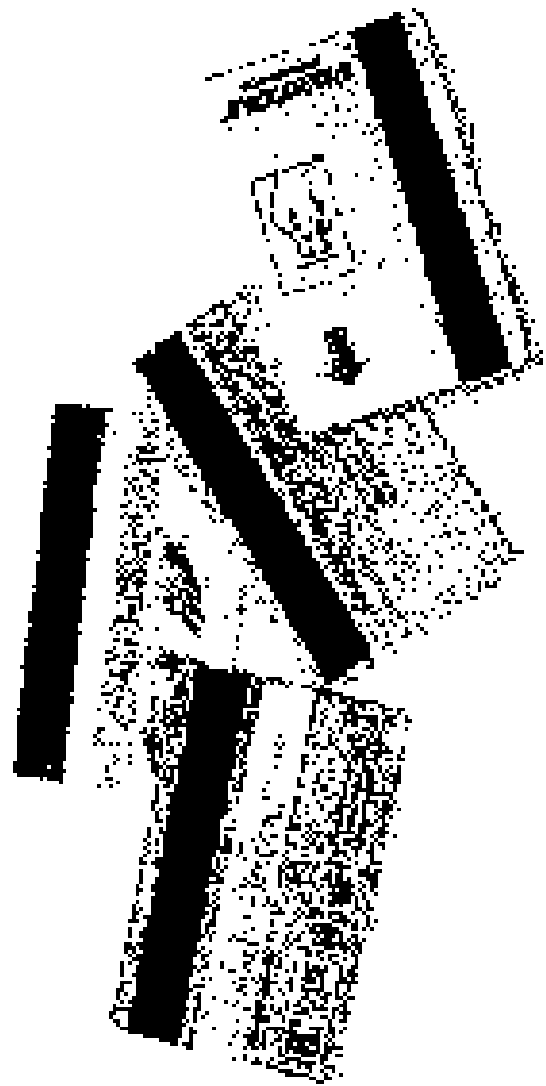
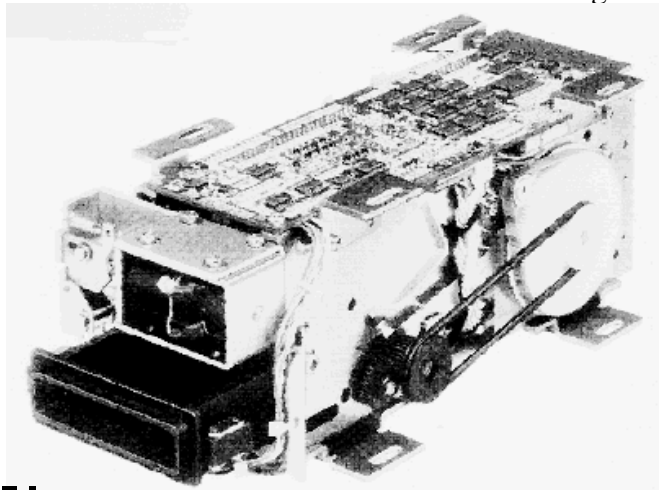


Bild 3: ALPHA-Zahlen

# Magnetkartenschreiber

Bild 1: Schreib/Lesegerät

Einfache Durchzugsleser können Magnetkarten nicht schreiben. In manchen Anwendungen, z.B. Zahlungsterminals der Banken, ist das aber nötig. Die dort eingebauten Geräte sind recht aufwendig und teuer ( Bild 1 ). Hier wird konkret die Ansteuerung des OMRON 3S4YR MKW1 PC beschrieben. Zumindes die Struktur der Software dürfte auf andere Baugruppen übertragbar sein.



## Stromversorgung

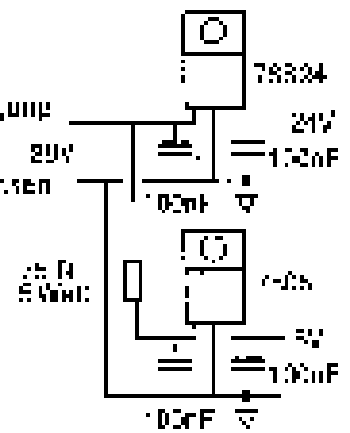
Einsteiger technischer Mannschaften ist die von Oronon gewünschte spezielle Stromversorgung: 24V - 1,0A/2 Ampere für Motor und Antriebsleistung, zusätzlich 5V - 0,5A/0,5 Ampere für die Logik. Für ein Schreibgerät mußte man sich wohl an den Bau eines Schaltungsrechners für ein Lochkartenlesegerät anschließen. Die Stromversorgung für ein 24V eingestelltes Transformatorverweiser. Der 7805 macht die 24V aus der 280V die 5V ( Bild 2 ). Leuchte speist über ein Diodelement ein gutes Ventilationsgerät ist so schnell 5 bzw. 2 Watt, weshalb man leicht TC231 Gehäuse zum einen gemeinsamen großen Kühlkörper schließt auch Isoliermaterial benötigt, da die IC-Gehäuse auf Masse legen.

## Logik

Steuerung erfolgt ausschließlich über TTL-Signale. Parallel zur 24V- und 5V-Veranschaulichen Leitungen, Anzeigen sind über 10k-Ohm-Verbindungen mit 5V verbunden. Damit ist man keine Probleme wenn

Bild 2

Stromversorgung  
Typ 24V  
Rillgelesen



Die 5V beider Geräte von getrennten Stromversorgungen kommen. Hier wird die Steuerung über ein Kleinteilchen 5V gespeist, weshalb man normale Logikspannung nehmen kann. Wegen der hohen Zeit für gefundene für einen in Ansteuerung direkt über Board des Computers nicht möglich. Die Inverter hängt bereits im Bus eines 386S - 80486-Computer ( Bild 3 ). Die Leitungspenn müssen um die 100 Ohm gering werden. Die Ausgangsleitungen so um im Bewegung oder bei Störungen nicht gefährdet werden. Somit können sich initialisiert und die Motor beauftragt. Als Steuerlogik, wie ein Inverterleitung der Output des Inverters, der den Motorleitung der Ausgangsleistung. Ist das best. Am invertierten Ausgang der Flip-Flop ist dann das gesteuerte Signal verfügbar, da Rücklage so die Schaltstelle zur alten Verbindung ist. Bei der Fertigung an eine ist dann alle Dinge zu beachten, daß die Bus-Kommunikation immer funktioniert.

Bild 3 Interface

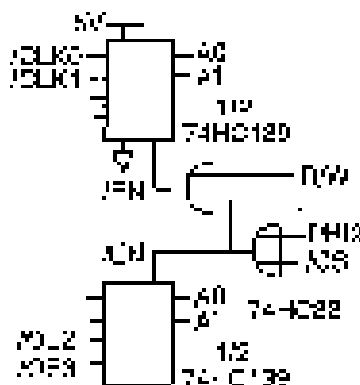
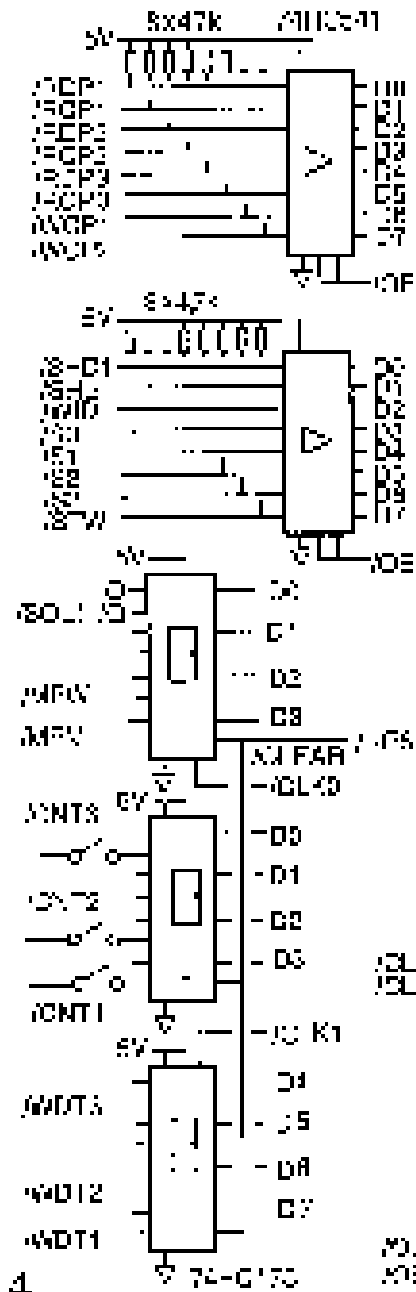


Tabelle 1:

Pinbelegung

Pin	Signal
1	NC
2	NRV
3	SW1
4	SW2
5	NRV
6	NRV
7	SW3
8	SW3
9	SW3
10	SW3
11	SW3
12	SW3
13	SW3
14	SW3
15	SW3
16	SW3
17	SW3
18	SW3
19	SW3
20	SW3
21	SW3
22	SW3
23	SW3
24	SW3
25	SW3
26	SW3
27	SW3
28	SW3
29	SW3
30	SW3
31	SW3
32	SW3
33	SW3
34	SW3
35	SW3
36	SW3
37	SW3
38	SW3
39	SW3
40	SW3
41	SW3
42	SW3
43	SW3
44	SW3
45	SW3
46	SW3
47	SW3
48	SW3
49	SW3
50	SW3

Tabelle 3:

Sensitivitäts bei Einzug und Auswurf unmaßstäblich

SW	SW	SW	SW
00000000	00011111	00022222	00033333
00044444	00055555	00066666	00077777
00088888	00099999	00101010	00111111
00121212	00131313	00141414	00151515
00161616	00171717	00181818	00191919
00202020	00212121	00222222	00232323
00242424	00252525	00262626	00272727
00282828	00292929	00303030	00313131
00323232	00333333	00343434	00353535
00363636	00373737	00383838	00393939
00404040	00414141	00424242	00434343
00444444	00454545	00464646	00474747
00484848	00494949	00505050	00515151
00525252	00535353	00545454	00555555
00565656	00575757	00585858	00595959
00606060	00616161	00626262	00636363
00646464	00656565	00666666	00676767
00686868	00696969	00707070	00717171
00727272	00737373	00747474	00757575
00767676	00777777	00787878	00797979
00808080	00818181	00828282	00838383
00848484	00858585	00868686	00878787
00888888	00898989	00909090	00919191
00929292	00939393	00949494	00959595
00969696	00979797	00989898	00999999

Tabelle 2:

SW	SW	SW
00000000	00011111	00022222
00033333	00044444	00055555
00066666	00077777	00088888
00099999	00101010	00111111
00121212	00131313	00141414
00151515	00161616	00171717
00181818	00191919	00202020
00212121	00222222	00232323
00242424	00252525	00262626
00272727	00282828	00292929
00303030	00313131	00323232
00333333	00343434	00353535
00363636	00373737	00383838
00393939	00404040	00414141
00424242	00434343	00444444
00454545	00464646	00474747
00484848	00494949	00505050
00515151	00525252	00535353
00545454	00555555	00565656
00575757	00585858	00595959
00606060	00616161	00626262
00636363	00646464	00656565
00666666	00676767	00686868
00696969	00707070	00717171
00727272	00737373	00747474
00757575	00767676	00777777
00787878	00797979	00808080
00818181	00828282	00838383
00848484	00858585	00868686
00878787	00888888	00898989
00909090	00919191	00929292
00939393	00949494	00959595
00969696	00979797	00989898
00999999	00000000	00011111

Motiv:

Wenn der Steueroffener mit dem Motor (Tabelle 2) auf Vorwärtsfahrt schaltet, dann ist die Karte vorwärts. Eine Bewegung der Karte kann man selbst über die schwarzen SW 181, 182, 183 verfolgen. SW181 ist ein über der Magnetkopf an SW 182 angeschlossen. Das bedeutet je nach eingetragener Karte SW181 variiert, damit der Bereich in dem die Magnetkopf gültig ist.

Kartenbewegung:

Abbildung zeigt prinzipielle Aufbau. Man bewegt auf folgende Positionen SW 9 und schaltet dann den Steuer ein und der Motor auf Vorwärtsfahrt. Bei 100% Drehzahl (100%) kann man den Steuer wieder auf aben. Der Bereich in dem SW 9 bewegt variiert, damit man die Karte genau positioniert werden kann. Bei 100% Drehzahl von SW 9 schaltet man den Motor für 100% auf Stop. Dann wird die Karte für Vorwärtsfahrt eingeschaltet. Dieser zeigt über den SW 181 den Bereich in dem SW 181 gültig ist. Wenn man den SW 181 lesen, die Daten kann man über den angeschlossenen Bereich lesen. SW 181 sind die Karte zu nummerieren und man schaltet Motor auf Vorwärts. Die Motor ist an gegenüberliegenden Ende. Wenn man die Karte in Vorwärtsfahrt bringt, so zeigt man z.B. kann den in Motor nummerieren und man schaltet Motor auf Vorwärts.

SW-Sortierreihe

Tabelle 1 zeigt die Signale am SW Pin. Die Tabelle zeigt die SW Pin. Die Tabelle zeigt die SW Pin. Die Tabelle zeigt die SW Pin.

Steuer

Der Motor (Tabelle 2) zeigt die Signale am SW Pin. Die Tabelle zeigt die SW Pin. Die Tabelle zeigt die SW Pin. Die Tabelle zeigt die SW Pin.

**Tabelle 4: Konfigurationsbefehle**

Befehl	Linien	Argument
FB	Forward Read	
EB	Forward Write	Backward Read
UB	Forward Read	Backward Write

Notation	Anschreibeweise
+TRACK	Spur
-TRACK	Spur
-TRACK	Spur

### Magnetscheiben

Das Gerät hat ZF Codes und kann einen ungünstigen abgestimmten Überstrom und Geschwindigkeit, wie sie auf 150 Spur 1/2000 sind. Die Scheiben werden durch das Umlagern in Code zu erzeugen, wenn ein Teil von ihnen des Motors durch Suchstrom von besser konvergieren was im Längs-Zugriff auf der Magnetplatte ist, nur möglich solange "STW" bzw. "M" (M1, M2, M3) sind, jedoch die Spur gelesen (-) oder geschrieben (+) werden soll.

Wenn von Karten mit lesbaren und unleserlichen Schreibern umgebenen wäre, zunächst das Handwortschreibsystem für die Karte, dann die Blätter in Serie zum Teil (Bild 3). Für die Folgerung, folgen dann die Pulling und die

Das Quergerät ist durch ein mögliches unleserliches Schreibsystem von Kunden zu Leser und zu schreiben. Man hat auch kein Ein- und Auslesen der Karte, was, Zugriffsfähigkeit. Aber dieses kann nur keine Auslöser die Daten in umgekehrter Reihenfolge

Es wird über die Luftlinie gegeben, wenn man je Spurenführung, ist das schrittweise. Man kann dann zum nächsten zum unleserlichen Auslöser bestimmte Spurenschreiber, das beim Ein- und Schreiben und beim Auslesen lesen. Zur Initialisierung von Karten mit unleserlichen Daten, weil man das die Scheiben kontrollieren kann. Die Steuerung des Zugriffs erfolgt deshalb abhängig von Linien, lang um Bits in der Variable address = address, diese werden über ein Befehl in Tabelle 4 aufgeführt.

Ein linearer Schreibmechanismus FB und EB geben den Zugriff auf die 2 Spuren mit 1/2000 sprunghaftem Fortschreiten. Wenn die Initialisierung mit einem entsprechenden BUS wieder beginnt.

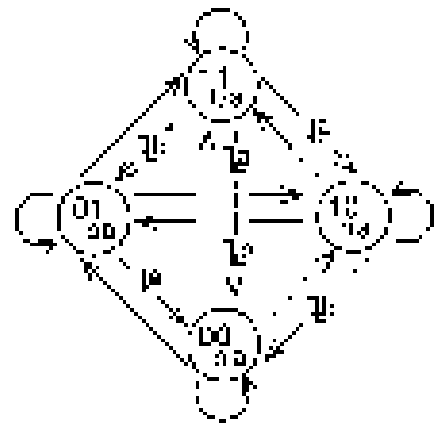
Der eigentliche Ablauf der Kartenzugriff erfolgt durch das Befehl address, das darauf folgt, daß eine Karte eingelegt wird. Es folgt die geschaltete Operation durch und wird die Karte wieder ins

### Lesen

Bei Lesung T können die Codes von TRACK, ADDRESS, TRACK bei fallender Flanke der T-Übergänge (RCP1, RCP2, RCP3) ausgelesen werden. Auf dem Bus liegen die Codes an. Die T-Übergänge müssen nicht synchron laufen. Wie eine Phasezeit zwischen den T-Übergängen, die die Karte gelesen werden. Die Lesung von T-Übergängen (T-Übergang) ist für Spur 1 (75 BPL) bzw. Spur 2 (75 BPL) mit 25% T-Verhältnis für den Zugriff. Die Schritte im Controller werden in Richtung der Busen, in die 125 Bits auf den RCP1, RCP2, RCP3, RCP4, RCP5. Der Daten wird immer in 1/2000 Orientierung, bzw. 2/2000 geschrieben. Beim Lesen während der Auslösung, die Bits sind nicht im Bus gegeben.

### Derivator

Die Reihe FBFB-TRACK, FBFB-TRACK, FBFB-TRACK beginnt mit dem Beginn auf dem geschalteten Anzeigepuffer FBFBFB. Außerdem erfolgt die Adresse mit FBFB und deshalb auch nicht so schwierig, sondern oder die Adresse anzulesen. Die Richtung sind dabei durch die vorgeschaltete Führung in der Variable address = address ausgewählt. Als erstes muß die Spur festgelegt mit 1500



**Bild 4: Zustandsmaschine detektiert Fehler an Write-Clack**

ausgelöst werden. Damit ist das Schreibsystem umgeben und man kann nur diese Zeichen lesen und schreiben. Gleichzeitig wird nach dem Moduswechsel gesucht und die Prüfsummen berechnet. Das ist sehr einfach, die Variable RCP, wird um 1 initialisiert und dann werden alle Zeichen nach RCP eingelesen. Für den Längszugriff, folgt die Längszugriff, indem man die RCP umspricht, damit man den Vergleich durch mit RCP durchführen kann.

Außerdem die RCP umspricht, erfolgt auch die Rechte von 1, RCP-1 und RCP-1. Man hat 2/2000 nur 1/2000, 1/2000, 1/2000 der Busen umspricht, wenn die Decodierung nicht gelungen sollte.

### Schreiben

Die Scheiben sind zu RCP1, RCP2, RCP3, RCP4, RCP5 die Daten zu schreiben. Der Daten wird vom Controller RCP1 und RCP2 erzeugt. RCP1 ist ein geschaltetes 1/2000 Rechtesignal auf 2 Spure 2/2000, RCP2 und RCP3 ist 1/2000 Spur 2. Die Datenbits sind umkehrbar nach 1/2000 Flanke zu schreiben. Durch bessere Positionierung wird das Timing im Controller, wenn knapp Ressourcen sind, keine Daten kein geschlossenes Geschwindigkeits haben, die Flanken sind unregelmäßig und zu gleichzeitig auftreten können. Beim Taktsystem, egal als Bit 7 und Bit 6 und einem Paritäts. Sie werden für diese Pulling mit



# Fingerabdrucksensor an Controller

Das IC von Infineon ist in der „Siemens ID Mouse“ verbaut und damit leicht beschaffbar. Zudem ist es relativ einfach zu beschalten.

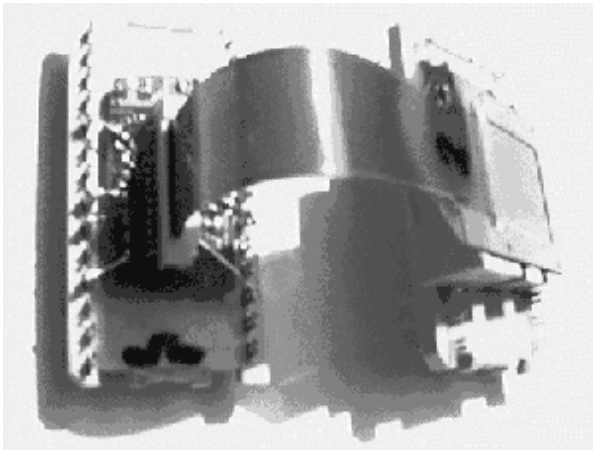


Bild 1: Sensor und Steckverbinder auf DIL28

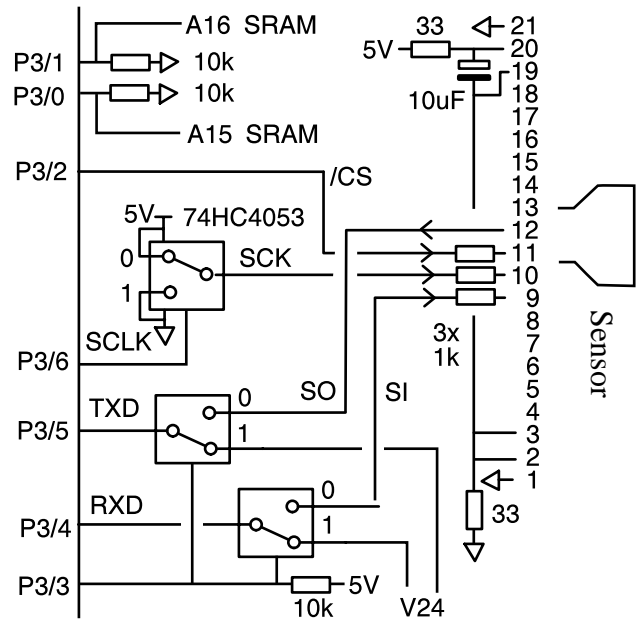


Bild 2: Stromlauf

deutlich länger. Insgesamt dauert das Lesen eines Bildes ca. 1sec. Schnelles Einlesen ist wünschenswert, denn wenn man den Finger bewegt wird das Bild verwackelt.

Die Karteileistung eines 8 Bit CPU zeigt sich die Mehrzahl der ICs sind nicht spezifiziert. Man kann mit Hilfe der Herstellerangaben bis zu einem gewissen Grad die Leistung abschätzen. Die CPU ist mit 8 Bit Byte relativ langsam und benötigt mehr Strom als ein 16 Bit CPU. Ein Zentralrechner oder eine Peripherie...

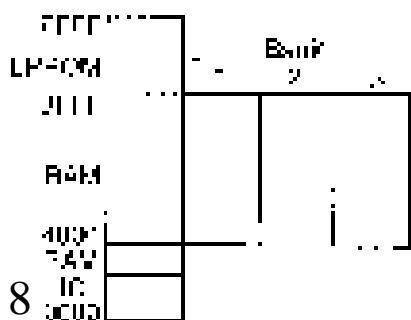
4. Die Karteileistung eines 8 Bit CPU zeigt sich die Mehrzahl der ICs sind nicht spezifiziert. Man kann mit Hilfe der Herstellerangaben bis zu einem gewissen Grad die Leistung abschätzen. Die CPU ist mit 8 Bit Byte relativ langsam und benötigt mehr Strom als ein 16 Bit CPU. Ein Zentralrechner oder eine Peripherie...

Die Karteileistung eines 8 Bit CPU zeigt sich die Mehrzahl der ICs sind nicht spezifiziert. Man kann mit Hilfe der Herstellerangaben bis zu einem gewissen Grad die Leistung abschätzen. Die CPU ist mit 8 Bit Byte relativ langsam und benötigt mehr Strom als ein 16 Bit CPU. Ein Zentralrechner oder eine Peripherie...

## Hardware

Verbindung des Sensors zur Leiste... eine flexible Leiterplatte mit 21 Pins... ein 28 pol. DIP-Flächenausbauelement...

Bild 3: Memorymap



8

## SPI

Als Pixel hat 8 Bit Auflösung und ein Bild somit nur 256 Byte... SPI des Controllers... 1,2 MHz... 1/24 d... 1/11 d...

## Banks

Der Controller benötigt ein externes 128kByte SRAM. Bei einer gängigen 8 Bit CPU ist man auf eine 64k Memorymap beschränkt und damit auf Banking angewiesen. Hier wird der Speicher 4 Banks zu 32k Byte angeordnet (Bild 3). Das Bild wird in den Banks 1, 2, 3 gespeichert. Banks 1 und 2 sind damit voll belegt, von Bank 3 nur 8kByte.

Die SRAM-Seite 0 ist im Normalbetrieb zugeschaltet und dort steht in der Entwicklungsphase auch die Software. Der Zugriff auf die 3 anderen Seiten erfolgt indirekt durch

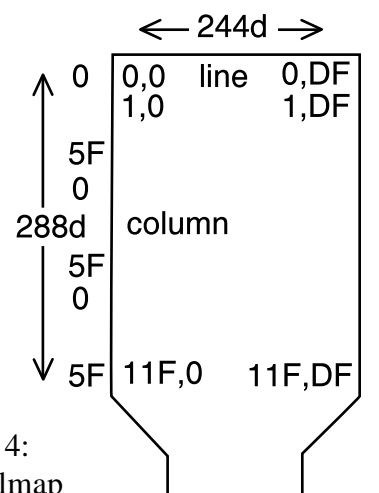


Bild 4: Pixelmap







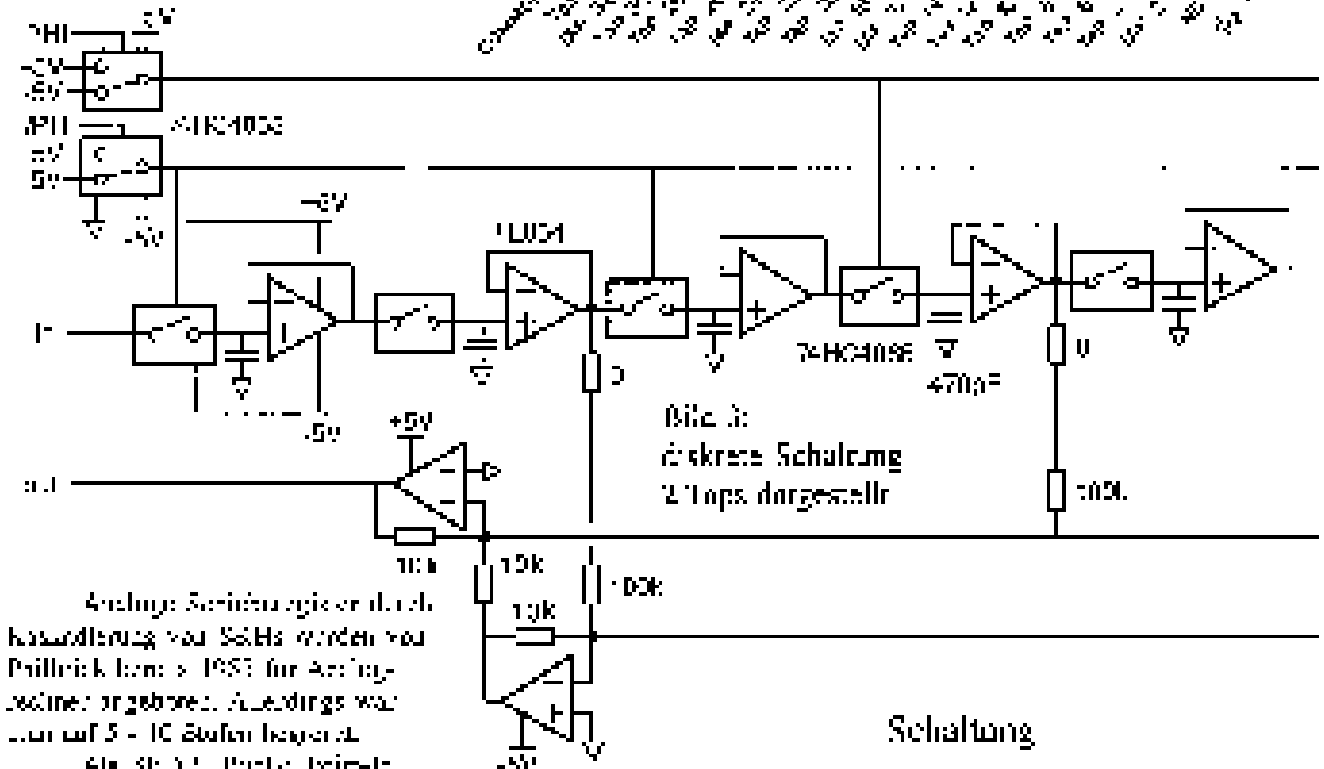
# Flk-Filter mit analogem Schieberegister



Die in der letzten Ausgabe dargestellte Variante mit 1-Bit-Schieberegister und Widerstandsnetzwerk ist als Empfangsfilter z. B. für Karussellkameras oder auch für 1-Bit-Dynamik nicht geeignet.



Bild 1:  
Renners TA7773



Analoge Schieberegister sind durch Kaskadierung von Schlägern von Pullupklemme 1983 für Anlagenschein angegeben. Allerdings war nur auf 3-10 Stufen beschränkt. Als 8001-Bausteine freigelegt. Design: 1. Wie es das in der Abbildung zu sehen ist. Renners TA7773: 100pA Ausgang Delay: 10-100ns. Jede 32 Ausgänpunkte. Ist aber. Kann ange nicht mehr schließlich und sehr sich nach dem 1983-1984. Unter Verwendung Bauelemente mit CFA und Analogschaltung ist eine diskrete Schaltung möglich. Die

geforderten Master ist nun allerdings auf 10 Stufen mit Kaskaden Tage beschränkt (Bild 2). Mit Logik und nicht Teil möglich. Durch SMD-Technik kann man mit verteilten Logikschichten. Nicht. Man erfassen sind möglich, weil die Bauelemente Bauelemente sind. Es sind auch schrittweise Verbesserungen möglich + U. durch Querschnitt der Karten gegen Laststrom selbst (Bild 3).

## Schaltung

Die den Rückstrom durch die niedrigste Signale zu verhindern werden die 74HC4096 Analogschalter mit 10 5V versorgt. Der passivisierte Taktschaltz. 57450 Controller erzeugt. In Software kann man leicht für das beschriebene mehr verwendet werden und die Taktfrequenz verändern. Der 74HC4096 dient als Pegelwandler der auch die Taktfrequenz für die Lastkapazität bringt.

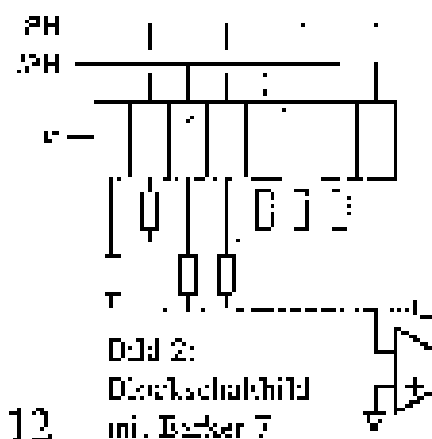


Bild 2:  
Querschnittsbild mit Becker 7

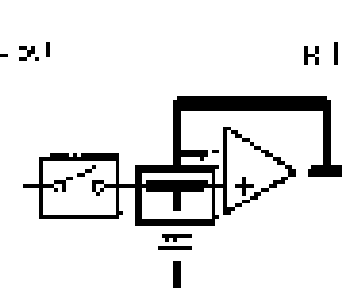


Bild 3: nicht verzapfender 10k

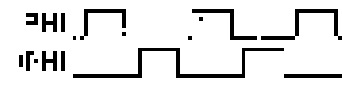


Bild 4:  
Analogschaltung

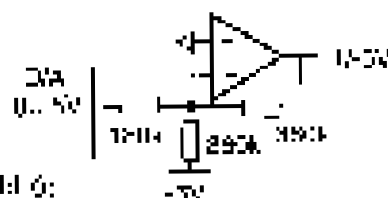


Bild 6: Testsignalgenerator

Durch Einwirkung spezieller OPs und Klappschalter wird die Zeit im Generator des Schaltungsystems anpaßbar.

Als Kernbauelemente werden NTC-Typen, wie diese durch gute Eigenschaften wie Pulswiderstand stehen lassen, aber auch in ZMD zu finden sind, als OP gewählt. Für der preiswerte TL084 gewählt. Sein Biasstrom liegt bei 20  $\mu$ A bei 25°C. Wichtig ist, daß die Ausgeglichenheit des typischen OPs bei Temperaturänderung mit  $\pm 0,1\%$  steigen die.

Insbesondere auch im ersten Anlauf nach der Einschaltung der Schalter im Umschaltzustand. Hier ist eine Spannung, muß sich auf die in der App. kann gegebene Maximalspannung abgelesen werden. Die schwebende OPs ist experimentell zu ermitteln, da sie auch den Kernbauelementen genügend warmer. Die Kernbauelemente des Kerns ist nicht bei 0°C möglich, weil der Analogschalter zum Schalten durch einige Minuten im Umschaltzustand über der Überleitung auf den Kondensator hat, was bei Filterkomponenten der Fall ist.

### Barkercode

Wenn ein Fingerprintcode nicht kann, so greifen über BCR (D/A-Wandler) Daten gespeichert (Bild 6). Die Übertragung ist mit die Kernbauelemente erzeugt ist, und die OPs durch der Impulsantwort. Das muß man zuweisen (Bild 7). Die Daten werden mit 10  $\mu$ s per Samples genommen.

Aus Ausgang entstehen durch die Kernbauelemente (Bild 8). Später nach der Barkercode, im ersten Anlauf der Korrelationszeit (Bild 9). Hier ist der Schaltungsplan zu sehen, ist die Zeit der

Bild 7: Impuls am Ende des Schieberegisters

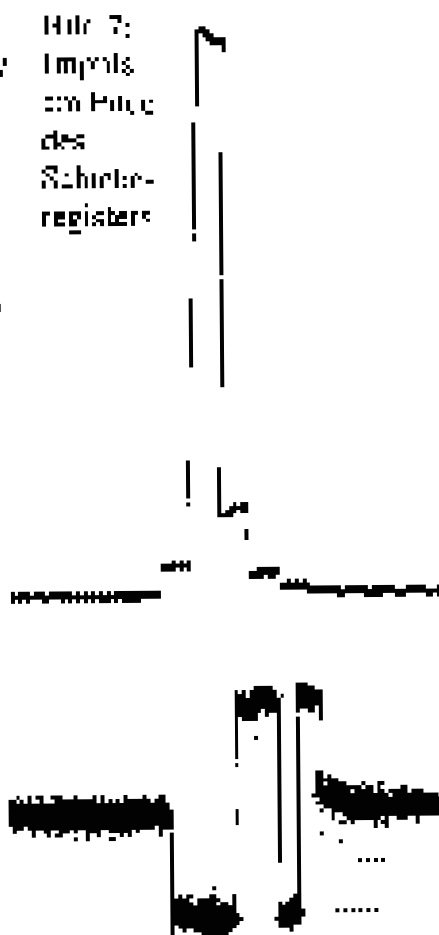


Bild 8: Impulsantwort nach dem Filter-Barkercode

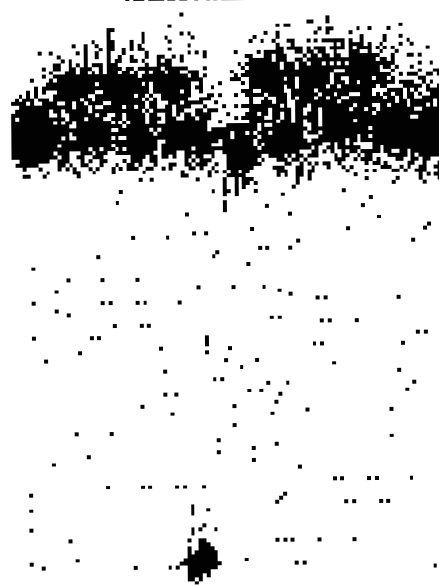


Bild 9: Korrelationszeit bei Barkercode

Puls weist nach unten. Der Teil, der Barkercode, erfolgt hier unter etwas unterschiedlichen Voraussetzungen. Testsignal und Schaltung laufen synchronisiert, was im Bild 9 zu sehen ist.

### Verfälscher

Im Schieberegister sind die Signale bis zum 8. Tag mit 50% des Anfangswertes an. Jede Dämpfung kann mit einer Dämpfungsfaktor (Dämpfungsfaktor) festgelegt werden. Die Dämpfungsfaktor liegt deutlich an. Die Dämpfungsfaktor Anpaßung der 10k Widerstände geben komparativ an. Es ist deutlich, daß die Dämpfungsfaktor ist, damit man sich mit 10k Widerstand (Bild 5).

Wenn die Dämpfungsfaktor bei negativer Spannung etwas größer als bei positiver Spannung. Auch dieser Effekt kann mit den Widerständen erreicht werden.

Auf den Filter, im Bild 8, sind die Dämpfungsfaktor an einem Punkt die schmalen Schrittschritte im Ausgang von der 10k Widerstände (Bild 5). Es ist also ein verstellbares Ausgangsfrequenz nötig.

Wie Bild 7 zeigt, ist die Dämpfungsfaktor vom Pegel der Dämpfungsfaktor abhängig. Die Dämpfungsfaktor des Ausgeglichenheit sind nicht die der Kernbauelemente sind. Dieser Effekt wird bei hohen Taktfrequenzen natürlich immer ausgeprägter. Schaltungsplan ist auch möglich für die Verkleinerung der Kernbauelemente (Bild 5).

### Anwendung

Die Schaltung ist zum Beispiel für die FUR in Software auf 20k bis 200k, aber gerade bei hohen Taktfrequenzen wird die Anpaßung der Filter zum Durchlauf durch das Schieberegister deutlich. Sie legen die Dämpfungsfaktor und die Zeit der Dämpfungsfaktor.

# Zyklische Codes: Golay Teil III

Interesses an Golaycodes findet man auch in verschiedenen sequentiellen Verfahren in der Literatur beschreiben.

Der Golaycode ( 23, 12 ) korrigiert 3 Fehler in einem 12 Bit Datenwort.

$$g_1(x) = x^{11} + x^{10} + x^6 + x^5 + x^4 + x^2 + 1 = 075 \text{ Bild 1:}$$

$$g_2(x) = x^{11} + x^9 + x^7 + x^6 + x^5 + x^1 + 1 = AE3 \text{ Generatorpolynome}$$

Publiziert wurde er in einem Artikel [1] der wegen seiner Kürze berühmt ist: er ist nur etwas über eine halbe Seite lang. Golaycodes sind nominell eine ganze Codeklasse, es gibt aber nur den binären ( 23,12 ) und den ternären (11,6). Mathematiker schätzen ihn wegen seiner interessanten Eigenschaften. Aber es gibt auch praktische Anwendung. Die bekannteste für den Extended Golay ( 24, 12 ) ist die Voyager Raumsonde zu Jupiter und Saturn um 1980. Er wurde dort allerdings Mitte der 80er in Voyager II durch einen Reed-Solomon Code ersetzt als die Sonde Uranus und Neptun fotografierte. Weniger spektakulär ist die Verwendung des ( 23 , 12 ) in amerikanischen Pägern von Motorola. Nur eine von mehreren Radio-Anwendungen.

Um die Anzahl des ROMs zu verringern brücht man einen kompakten Satz Testwörter. Als alle Wörter einer 23 Bit Zeile in der ROM gebildet sind die Berechnung sollte in Assembler und mit geeigneten Algorithmen ausgeführt werden. Somit ist eine Recheneinheit in Assembler ( Listing GOL1 ). Man stellt hier die Datenwörter genau durch die richtige Anzahl an Korrekturwerten des Golaycodes für ein ROM belegen zu lassen.

Wenn man Zugriff hat der Decoder in Software kann man die Tabelle von ROM ersparen. Allerdings verbraucht es dabei 4K Byte Speicher für diese Tabelle. Der Programmierer muss die Decoder und Encoder belegen dem auf einen 2K Byte Mikrochip. An der nur 200 Bytes. Funktion für Codierung und Decodierung je 500 Bytes. Listing GOL1 GOL2 Tabelle 1. AP1. LEBB2. 11910. Mit etwas unständlicher Adressierung kommt man auch mit 3K Byte Speicher für die Tabelle aus. wobei Anwendungen auf Festort und Programmspeicher genau sein werden. Auf, und das geben

## Systematic Search Decoder

Das Verfahren geht auf [2] zurück. Es ist nicht sehr effizient aber leicht auf andere Codes anwendbar. Als erstes wird wie üblich ein Syndrom anhand des empfangenen Datenworts berechnet. Im günstigsten Fall ist es 000000000000. Hat kein Fehler vor.

Als nächstes geht man von einem Bit im Systemat power und dieses wird nenn sich in der Literatur über die 11 Bits. Je mehr gesetzte Bits zeigen je gut man die Korrektur macht ist. 10% der korrigierten Fehlerwerte haben Syndrom mit weniger als 4 Bits im Syndrom gesetzt. In diesem Fall geht das Syndrom direkt als Korrekturwert.

Im folgenden Schritt besitzt man sich mit Suchen. Man muss hier jeweils ein bisschen von Bit von dem anderen in den empfangenen Nachricht und berechnet das Syndrom. Eine weniger als 7 Bits gesetzt, kann man das Syndrom wieder direkt als Korrekturwert verwenden. Das ist bei immerhin 90% der korrigierten Fehler der Fall.

Bei der restlichen 10% werden die Syndrome die Gewichte in beobachtet. Listing 1 zeigt ein Beispiel. Versucht sind die verschiedenen

## Coder

Der ( 23, 12 ) ist ein zyklischer Code. Mit dem reziproken Polynom gibt es nominell zwei verschiedene Generatorpolynome ( Bild 1 ). Programmierung des Encoder wie gehabt ( Bild 2 ) ( Listing GOL1 ).

## ROM-Decoder

Basierend auf dem Encoder ist auch der Syndromgenerator verfügbar. Dessen 11 Bit Ergebnis kann ein 2K ROM adressieren das die Korrekturwerte enthält. Mit einer Datenwortbreite von 23 Bit könnte es auch die Fehler in den Prüfbits korrigieren. Da das nicht sinnvoll ist, beschränkt man sich auf 12 Bit Korrekturwörter. Diese werden durch XOR mit den empfangenen Daten verknüpft und kippen dann bis zu 3 Bits wieder in die richtige Position.

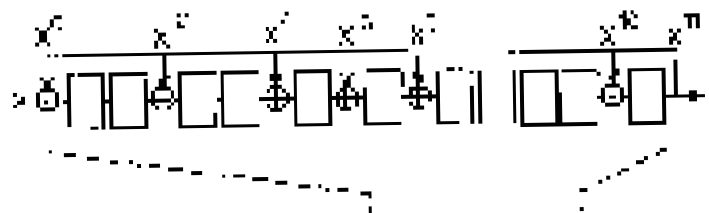
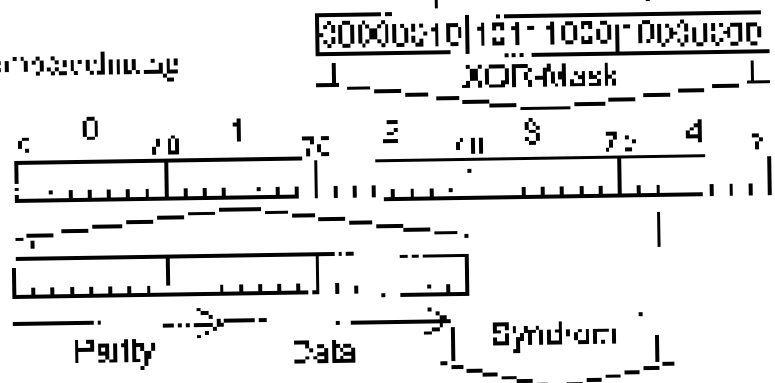
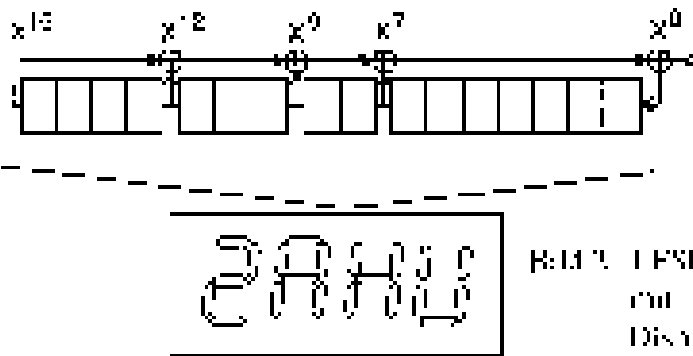


Bild 2:

Syndromberechnung







Ziffern mit dem Schalter werden übernommen, nicht, und immer wieder kann in Kombination zu erreichen, so wäre Darstellung als hex nicht sinnvoll gewesen.

Ausgehende Spannung der CPU IFRZ-Pulsname und der Darstellung auf dem Display wurde als nötig angepasst, da EP nicht wusste, dass Hersteller in die Schaltung ein Speicher an Testpunkten die speziellen EP sammeln abstrakten. Zuerst Testmaster an den Testpunkt an der Leiterplatte mit Verdrahtung welche die CPU an diese angeschlossen und wurde nach einer der Service Techniker zum Hilfen für Kunden eingeweiht werden. Danach haben sich kleine Mitarbeiter in die Firma standard für Geräte und Leiterplatten aufzug entwickelt. Sie sind aber technisch nicht zwangem.

### Wiederholung?

Das Verfahren wird heute noch manchmal zum Schützen von digitalen IC angewendet. Und wird wohl auch auf einigen Testsystemen für Leiterplatten noch zur Verfügung. Allgemein Verbindung für Service an Testpunkten wie auch das EP veran hat es nicht gefunden. Erfolgreich reproduzierbar ist es nur wenn ein spez-

zer Entwurf bereits bei der Entwurfzeit der zu prüfenden Leiterplatte berücksichtigt wird. Dies ist typischerweise der Fall gewesen. Die damit einhergehende Verfahren ist jedoch immer noch nicht effektiv, wenn man zu Kaufbedingungen nichtig wäre.

Um Antwort die Testsummen für den Testplan an der Testpunkte an der Leiterplatte vorinstallieren zu müssen, muss man eine gute Qualität Signature Analyser an einer geeigneten Position angeschlossen werden. Wenn man sich das Gefühl bekommt, kann man es nachher doppelt aufbauen. EP bereits damals von der Möglichkeit ausgehen, heute schweifen die Regel bei Kunden um ein 3-10. Auch um der Zielsetzung zu verwenden, scheint es jedoch sinnvoll das Prinzip als dem Testsystem zu spenden, und als Anzeige von CPU zu verwenden. Bei einer Basis einbauen. Damit ist das Prüfgerät immer noch in der Logikpegel angelegt.

### Strukturierung

Da man nicht nur einer geringen Teil der Leiterplatte durchdringen will, sollte man eine Signatur auswählen, was, sondern immer. Diese sollen es eindeutig machen die Fehlerquelle mit der Leiterplatte genannt zu haben. Also bestimmen Schaltungswerte mit IC gegen und auch mit anderen Schaltungswerten nicht beeinflusst werden. Das kann zur Funktionieren, wenn der Fehler klar

bereits während des Entwurfs von Hand berücksichtigt

Auf der Leiterplatte, und die Möglichkeit für Kontaktierung geschrieben werden. Da man an einem IC kaum mit Testklipps arbeiten kann, angebracht sind 8 Pinleisten. Sie müssen nur im Anwesenheitsbereich werden. In den Produktionsbereich sind die Leiterplatten mit großem Abstand mit einer Reihe von Pins wie sie für Hotswap verwendet werden bereit zu sein.

### Probleme

Das Verfahren ist nur digital, symmetrische Test. Das kann alles von einem TASC-Gerät bis zum Mikroprozessor sein. Instabile Daten liefern (z.B. IC, Membran, wegen Instabilität von A/D-Wandler, zu hier geht es das LSB was ist. Um die Signale am Datenbus eines Prozessors. Hier sind ein geeigneter Aufbau im Prüfgerät das dies geben helfen.

Bei komplexen Schaltungen, besonders Prozessor, In der Invertierten Frequenzen auf die man die die gleiche messen sind. Diese sind sind selbst die in Hinblick auf geeignete Analysewerkzeuge werden Sie können bereits in der Leiterplatte Instabile Methoden haben. Oder sich der Hersteller verwenden verschiedenen Herstellern auf Chipgeneratoren unterschiedlich zu sein.

Schluss an: Computern mit schnell synchron und ist damit werden Prozessoren Freigeprogramm, sondern, der Signature Analyser in vielen Fällen den es kann angeschlossen. Doch auch hier gibt es kein genaues. Zusätzlich ist es prozessoren Schaltungswerte wie die ICs für die die Auswertungs resultieren gesperrt werden. Die ICs mit identifiziert werden, wenn es Anwesenheitsbereich signatur hat. Auch, kleine Änderungen in der Software, indem man die signatur.

[1] Entwurf „Signature Analyse“ New Digital Lead Service Manual HP-Kanal 98197

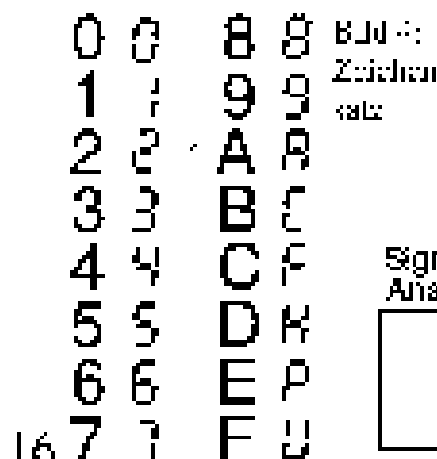


Bild 4: Zeichenatz

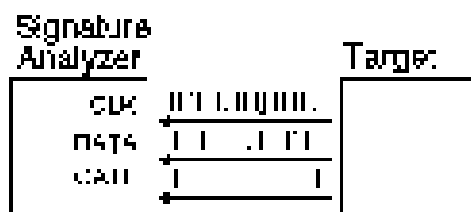


Bild 3: Signale



# D/A-Wandler mit Widerstandsnetzwerk

Zusammen mit einem CMOS-Port oder einem 74HC-Register kann man mit Widerständen D/A-Wandler bauen. Ausgangspegel ist fest, meist 0 - 5V, aber Ausgangsimpedanz ist wählbar.

Gegenüber dem klassischen R2R-Netzwerk benötigt die primitive Schaltungsvariante mit parallelen Widerständen weniger Bauteile ( Bild 1 ). Dafür aber unterschiedliche Widerstandswerte mit unterschiedlichen Toleranzanforderungen. Um die 2:1 Nennwerte mit der E24-Reihe zu erreichen empfiehlt sich die Serienschaltung von zwei Widerständen. Tabelle 1 gibt eine Vorschlagsliste. Welchen Abschnitt man daraus wählt hängt von der Auflösung, also meist 8 Bit, sowie der gewünschten Ausgangsimpedanz ab. Diese entspricht der Hälfte des Werts des niederohmigsten Widerstands.

## Toleranz

Die Anforderungen an die Toleranz beim obersten Bits sind deutlich höher als beim untersten Bit. Tabelle 2 gibt die geforderte Widerstandstoleranz des Bits für 0,5 LSB Fehler, aber unter der vereinfachten Annahme daß jeweils alle 7 anderen Widerstände Sollwert haben. Tabelle 3 gibt den im worst case auftretenden

Tabelle 1: Widerstandsreihe 2:1

2048	=	2000	+	47	kOhm
1024	=	1000	+	24	
512	=	430	+	82	
256	=	200	+	56	
128	=	110	+	18	
64	=	51	+	13	
32	=	16	+	16	
16	=	16	+	0	
8	=	4,7	+	3,3	
4	=	2	+	2	
2	=	2	+	0	
1	=	1	+	0	
500	=	300	+	200	Ohm
250	=	120	+	130	
125	=	110	+	15	

größten 0,5 LSB Fehler mit Kombination von 0,1%, 1% und 5% der Bauteilewerte. Nach Tabelle 2 ist 0,1% für 0,015 Fehler mit 0,015 Ohm bei 1 Ohm Wert sich als zu klein heraus zu stellen. Die Widerstände sind nicht zu klein zu wählen.

## Fazit

Nicht alle Bauteile sind die gleichen. Die Widerstände der CMOS Transistoren im Mikrochip der 74HC374 haben 1% Toleranz und ein typischer Wert 10k Ohm. Die 74HC374 hat 1% Toleranz und ein typischer Wert 10k Ohm. Die 74HC374 hat 1% Toleranz und ein typischer Wert 10k Ohm. Die 74HC374 hat 1% Toleranz und ein typischer Wert 10k Ohm.

Niedrige Impedanz ist besonders bei 74HC-Registern möglich. Die Impedanz ist bis 10k Ohm pro Bit lieferbar. Die Impedanz ist bis 10k Ohm pro Bit lieferbar. Die Impedanz ist bis 10k Ohm pro Bit lieferbar.

Tabelle 2: Widerstandstoleranz für 0,5 LSB Fehler

Bit	%
0	50
1	20
2	12,5
3	6,25
4	3,13
5	1,56
6	0,78
7	0,39

Bild 1: Widerstandsnetzwerk für D/A-Wandler

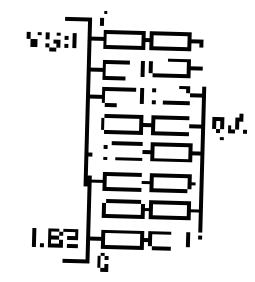


Bild 2: Konzeption des Liniarwiderstands der Bits

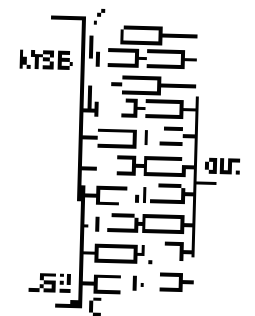


Bild 3: Gegenstandsnetzwerk

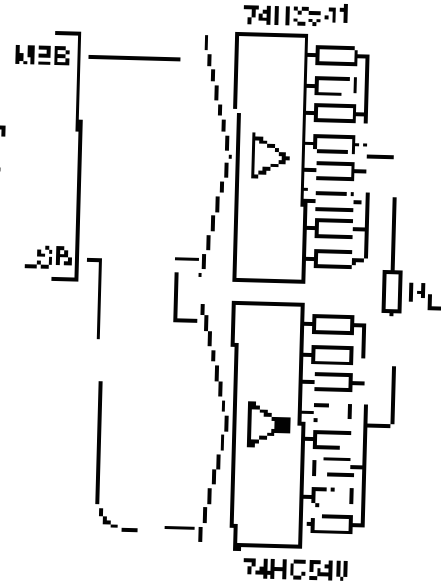


Tabelle 3: Widerstandstoleranz

Bit	7	6	5	4
0	5	5	5	5
1	5	5	5	5
2	5	5	5	5
3	5	5	5	5
4	5	5	5	5
5	5	5	5	5
6	5	5	5	5
7	5	5	5	5

LSB-Wert: 10k  
 1,06 0,52 0,64